



**Centro Universitário de Brasília – UniCEUB**  
**Faculdade de Exatas e Tecnologia - FAET**  
**Curso de Engenharia da Computação**

**Luis Felipe Dutra Dantas**

# **Sistema Eletrônico de Controle e Alternância Automática para Dois Motores de Indução**

**Brasília**  
**2007**

**Luis Felipe Dutra Dantas**

# **Sistema Eletrônico de Controle e Alternância Automática para Dois Motores de Indução**

Trabalho apresentado ao Centro  
Universitário de Brasília (UNICEUB) Como  
pré-requisito para a obtenção de Certificado  
de Conclusão do Curso de Engenharia da  
Computação.

Orientador: Prof. José Julimá Bezerra Junior

**Brasília  
2007**

## **AGRADECIMENTOS**

Dedico este projeto primeiramente à Deus por ter me dado a capacidade de pensar e tomar decisões e aos meus pais que sempre me ajudaram e me apoiaram nas minhas decisões, me mostrando o caminho certo a seguir, a ter caráter e dignidade. E especialmente ao meu pai que também fez engenharia e sempre esteve ao meu lado apoiando no que eu precisei. Ao estagio que fiz na CDEL – Caetano Dantas Engenharia LTDA, atuando na área de engenharia elétrica aumentando o meu conhecimento e experiência. Ao meu orientador e ao Prof. Abiezer Amarília Fernandes que estiveram sempre disposto a ajudar no que eu precisasse.

# SUMÁRIO

LISTA DE SIMBOLOS.....	V
LISTA DE FIGURAS.....	VI
LISTA DE TABELAS.....	VII
RESUMO.....	VIII
ABSTRACT .....	IX
CAPÍTULO 1 - INTRODUÇÃO .....	10
1.1 MOTIVAÇÃO .....	10
1.2 OBJETIVOS.....	11
1.3 FUNCIONAMENTO DO SISTEMA.....	12
1.4 ESTRUTURA DA MONOGRAFIA.....	13
CAPÍTULO 2 – REFERENCIAL TEÓRICO.....	14
2.1 MOTORES .....	14
2.2 COMPONENTES DO CIRCUITO DE FORÇA .....	15
2.2.1 CONTADORES.....	15
2.2.2 RELÉS DE SOBRECARGAS.....	16
2.3 CIRCUITO DE CONTROLE ELETRÔNICO.....	17
2.3.1 PORTA LÓGICAS.....	17
2.3.1.1 <i>Considerações Iniciais</i> .....	17
2.3.1.2 <i>Funções de uma Variável Binária Simples</i> .....	19
2.3.1.3 <i>Funções de Duas Variáveis Binárias Simples</i> .....	19
2.3.1.4 <i>Função OR (OU)</i> .....	21
2.3.1.5 <i>A Operação NAND (NÃO-E)</i> .....	22
2.3.1.6 <i>A Operação NOR (NÃO-OU)</i> .....	24
2.3.1.7 <i>A Operação XOR (OU-EXCLUSIVO)</i> .....	25
2.3.2 O SISTEMA NUMÉRICO BINÁRIO .....	26
2.3.3 MAPA DE KARNAUGH .....	26
2.3.4 TRANSISTOR .....	28
2.3.5 LÓGICA TRANSISTOR-TRANSISTOR (TTL) .....	29
2.3.6 O FLIP-FLOP SR .....	32
2.3.7 O FLIP-FLOP JK.....	33
2.3.8 RELÉ .....	36
2.3.9 CAPACITORES .....	37
2.3.10 DIODO EMISSOR DE LUZ (LED).....	37
2.3.11 BOIAS DE NÍVEL .....	38
CAPÍTULO 3 – DESENVOLVIMENTO .....	40

<b>3.1 CONCEITOS PRELIMINARES .....</b>	<b>40</b>
3.1.1 ESQUEMA ELETROMECÂNICO .....	41
<b>3.2 CONCEITOS PRELIMINARES .....</b>	<b>43</b>
<b>3.2 MODELAGEM DO SISTEMA DE CONTROLE .....</b>	<b>47</b>
<b>3.3 IMPLEMENTAÇÃO DO SISTEMA.....</b>	<b>52</b>
<b>CAPÍTULO 4 – CONCLUSÃO.....</b>	<b>56</b>
<b>4.1 DIFICULDADES ENCONTRADAS .....</b>	<b>56</b>
<b>4.2 PROBLEMAS ADVERSOS .....</b>	<b>57</b>
<b>4.3 FUTUROS PROJETOS .....</b>	<b>57</b>
<b>APÊNDICE A – CIRCUITO ELETROMECÂNICO .....</b>	<b>58</b>
<b>APÊNDICE B – CIRCUITO ELETRÔNICO.....</b>	<b>59</b>
<b>APÊNDICE C – TABELA VERDADE.....</b>	<b>60</b>
<b>APÊNDICE D – MAPA DE KARNAUGH .....</b>	<b>64</b>
<b>ANEXO A – CIRCUITOS INTEGRADOS.....</b>	<b>65</b>
<b>REFERENCIAS BIBLIOGRAFICAS .....</b>	<b>66</b>

## LISTA DE SIMBOLOS

$V$ .....	VOLTS
$\Omega$ .....	OHMS
$V_{IH}$ .....	TENSÃO DE ENTRADA CORRESPONDENTE AO NÍVEL ALTO
$V_{IL}$ .....	TENSÃO DE ENTRADA CORRESPONDENTE AO NÍVEL BAIXO
$V_{OH}$ .....	TENSÃO DE SAÍDA CORRESPONDENTE AO NÍVEL ALTO
$V_{OL}$ .....	TENSÃO DE SAÍDA CORRESPONDENTE AO NÍVEL BAIXO

## LISTA DE FIGURAS

FIGURA 1 – ESQUEMA DE FUNCIONAMENTO DO SISTEMA .....	12
FIGURA 2 – ESQUEMA DA TRANSFORMAÇÃO DE ENERGIA .....	14
FIGURA 3 – CONTATOR SIEMENS.....	16
FIGURA 4 – RELÉ DE SOBRECARGA SIEMENS .....	17
FIGURA 5 – PEÇAS DO CIRCUITO ELETROMECÂNICO.....	18
FIGURA 6 – CIRCUITO ELETROMECÂNICO MONTADO.....	21
FIGURA 7 – CAIXA DO CIRCUITO ABERTA .....	22
FIGURA 8 – CAIXA DO CIRCUITO FECHADA.....	23
FIGURA 9 – UMA FORMA DE ONDA IDEALIZADA ENCONTRADA EM SISTEMAS DIGITAIS..	25
FIGURA 10 – REPRESENTAÇÃO DA PORTA AND .....	25
FIGURA 11 – REPRESENTAÇÃO DA PORTA OR .....	27
FIGURA 12 – REPRESENTAÇÃO DA PORTA NAND .....	28
FIGURA 13 – REPRESENTAÇÃO DA PORTA NOR.....	29
FIGURA 14 – REPRESENTAÇÃO DA PORTA XOR.....	30
FIGURA 15 – A RELAÇÃO ENTRE O MAPA DE KARNAUGH E A TABELA VERDADE.....	31
FIGURA 16 – REPRESENTAÇÃO DO TRANSISTOR NPN .....	32
FIGURA 17 – REPRESENTAÇÃO DO TRANSISTOR PNP .....	32
FIGURA 18 – PORTA TTL CONCEITUAL COM APENAS UM TERMINAL DE ENTRADA.....	34
FIGURA 19 – CIRCUITO REAL DA PORTA TTL.....	35
FIGURA 20 – FLIP-FLOP SR.....	36
FIGURA 21 – LATCH CONSTITUÍDO POR DOIS INVERSORES ACOPLADOS.....	37
FIGURA 22 – FLIP-FLOP JK .....	37
FIGURA 23 – FLIP-FLOP JK MESTRE-ESCRAVO .....	38
FIGURA 24 – REPRESENTAÇÃO DOS <i>FLIP-FLOPS</i> D E T RESPECTIVAMENTE S .....	39
FIGURA 25 – FL REPRESENTAÇÃO DA PARTE INTERNA DE UM RELÉ .....	40
FIGURA 26 – CAPACITORES .....	42
FIGURA 27 – LÂMPADA COMUM .....	42
FIGURA 28 – BÓIA DE NÍVEL ELETROMECÂNICO .....	42
FIGURA 29 – FUNCIONAMENTO DAS BOMBAS COM LÓGICA COMBINACIONAL.....	44
FIGURA 30 – FUNCIONAMENTO DAS BOMBAS COM LÓGICA COMBINACIONAL E MEMÓRIA .....	46
FIGURA 31 – MÁQUINA DE ESTADOS.....	49
FIGURA 32 – CIRCUITO DE PORTAS LÓGICAS .....	50
FIGURA 33 – FLIP-FLOP D CONVERTIDO EM FLIP-FLOP JK .....	52
FIGURA 34 – LABORATÓRIO COM CIRCUITO ELETRÔNICO .....	54
FIGURA 35 – LABORATÓRIO COM CIRCUITO ELETRÔNICO E CONTATORA .....	55

## LISTA DE TABELAS

TABELA 1 – TABELA VERDADE $S = F(A,B)$ .....	20
TABELA 2 – TABELA VERDADE $S = G(A,B)$ .....	20
TABELA 3 – TABELA VERDADE $S = A \uparrow B$ .....	22
TABELA 4 – TABELA VERDADE $S = A \downarrow B$ .....	24
TABELA 5 – TABELA VERDADE $S = A \oplus B$ .....	25
TABELA 6 – TABELA VERDADE <i>FLIP-FLOP</i> SR .....	33
TABELA 7 – TABELA VERDADE <i>FLIP-FLOP</i> JK .....	34
TABELA 8 – TABELA VERDADE DO FUNCIONAMENTO DA BOMBA 1 E 2 COM LÓGICA COMBINACIONAL .....	44
TABELA 9 – TABELA VERDADE DO FUNCIONAMENTO DAS BOMBAS COM LÓGICA COMBINACIONAL E MEMÓRIA .....	46
TABELA 10 – TABELA DE ESTADOS DO CIRCUITO ELETRÔNICO .....	49



## RESUMO

O Sistema eletrônico de controle e alternância automática para dois motores de indução é um sistema projetado para garantir as operações de rotina de motores de indução, em especial as bombas de recalque, havendo o mínimo de interferência humana, pois através do posicionamento das boias de nível, o sistema é ligado ou desligado fazendo a alternância de dois motores de indução, em particular duas bombas de recalque, objetivando reduzir os custos de montagem do sistema de forma a viabilizar sua implantação em prédios residenciais ou comerciais visando diminuir o custo operacional e de manutenção dos motores de indução. O desenvolvimento do projeto deu-se a partir de um projeto eletromecânico desenvolvido na empresa onde fiz o estágio profissional na área de engenharia, CDEL – Caetano Dantas Engenharia LTDA. Com o conhecimento adquirido durante o estágio na parte de instalações elétricas e acionamentos aliado aos conhecimentos de lógica digital, foi desenvolvido um sistema com portas lógicas utilizando circuitos integrados que substituiu a parte de comando do sistema eletromecânico que utilizava contadores e contatos auxiliares, tornando também um sistema mais compacto. O projeto procura atender o público que mora ou trabalha em condomínios que sempre passam por este tipo de situação onde uma de suas bombas de recalque encontra-se em mau funcionamento devido à falta de uso ou o esquecimento dos funcionários em fazer o revezamento das bombas de recalque para que não se estraguem com o tempo.

Palavras-Chave: automação predial; motor de indução; circuitos lógicos; alternâncias de duas bombas de recalque.

## ABSTRACT

The electronic control system and automatic switching to two engines induction is a system designed to ensure the operations of routine induction engines, in particular the walter pumps, with the minimum of human interference, because through the placement of buoys level , the system is on or off by the alternation of two engines induction, in particular, two walter pumps, to reduce the costs of mounting the system in order to facilitate its deployment in residential or commercial buildings aimed at reducing the operational cost and maintenance the engines of induction. The development of the project has been from a project developed in electromechanical company where did the professional stage in the area of engineering, CDEL - Caetano Dantas Engenharia LTDA. With the knowledge acquired during the stage at the premises of electric drives and ally to knowledge of digital logic, a system with logic gates using integrated circuits that replace part of the command system which used electromechanical contactors and auxiliary contacts, making it also an system more compact. The project seeks answer the public who live or work in condominiums that always go through this kind of situation where one of their walter pumps from is in malfunction due to lack of use or the oblivion of officials in making the switch of walter pumps spoil with time.

Keywords: automation land; engine induction; logic circuits; Switch two water pumps.

# **CAPÍTULO 1 - INTRODUÇÃO**

## **1.1 MOTIVAÇÃO**

O homem sempre trabalhou para sua comodidade de uma maneira geral, buscando realizar o mínimo de esforço possível, através de máquinas e acessórios, mas muitas vezes despreocupados com a manutenção dos mesmos. Há um equipamento imprescindível para os condôminos, cuja importância só é percebida em situações de emergência. Basta faltar água no reservatório superior ou a garagem ser inundada pela água das chuvas para descobrir que a bomba de recalque água é um bem precioso. A existência da bomba de recalque de água está prevista na planta das instalações hidráulicas de todos os condomínios.

Qualquer item de grande importância, como é o caso, deve ser mantido em redundância, evitando que os condôminos fiquem sem o serviço (água, por exemplo) por pane no equipamento. Por este motivo, nos condomínios existe sempre uma bomba de recalque de água reserva.

A falta de conhecimento ou mesmo esquecimento dos operadores responsáveis pela operação das bombas de recalque geralmente é o fator principal para que haja problemas nas bombas seja por uso impróprio do equipamento ou pelo desuso das bombas, principalmente da bomba de recalque reserva, acarretando prejuízos aos condôminos que poderiam ter sido evitados.

O presente trabalho apresenta uma solução eletrônica para o controle e alternância de funcionamento de dois motores de indução, em especial duas bombas de recalque de água, para que evite a perda das bombas devido ao mau uso delas, bem como a falta de uso de alguma delas, assim, evitando a troca prematura de uma delas ou de ambas. A solução eletrônica se baseia em um outro projeto eletromecânico previamente testado, desenvolvido na CDEL – Caetano Dantas Engenharia LTDA, também para controle e alternância de motores de indução.

## **1.2 OBJETIVOS**

O objetivo deste sistema é reduzir os custos de forma a viabilizar sua implantação em prédios residenciais ou comerciais visando diminuir o custo operacional e de manutenção dos motores de indução. O projeto é desenvolvido utilizando eletrônica digital baseando-se em um circuito eletromecânico, para que seja realizada a alternância de dois motores de indução, utilizando a memória volátil dos componentes eletrônicos digitais. O sistema controlará o acionamento do circuito de potência, através de dispositivos interruptores (bóias de nível) que acionarão os motores de indução, dependendo do nível da caixa de água superior e da caixa de água inferior.

### 1.3 FUNCIONAMENTO DO SISTEMA

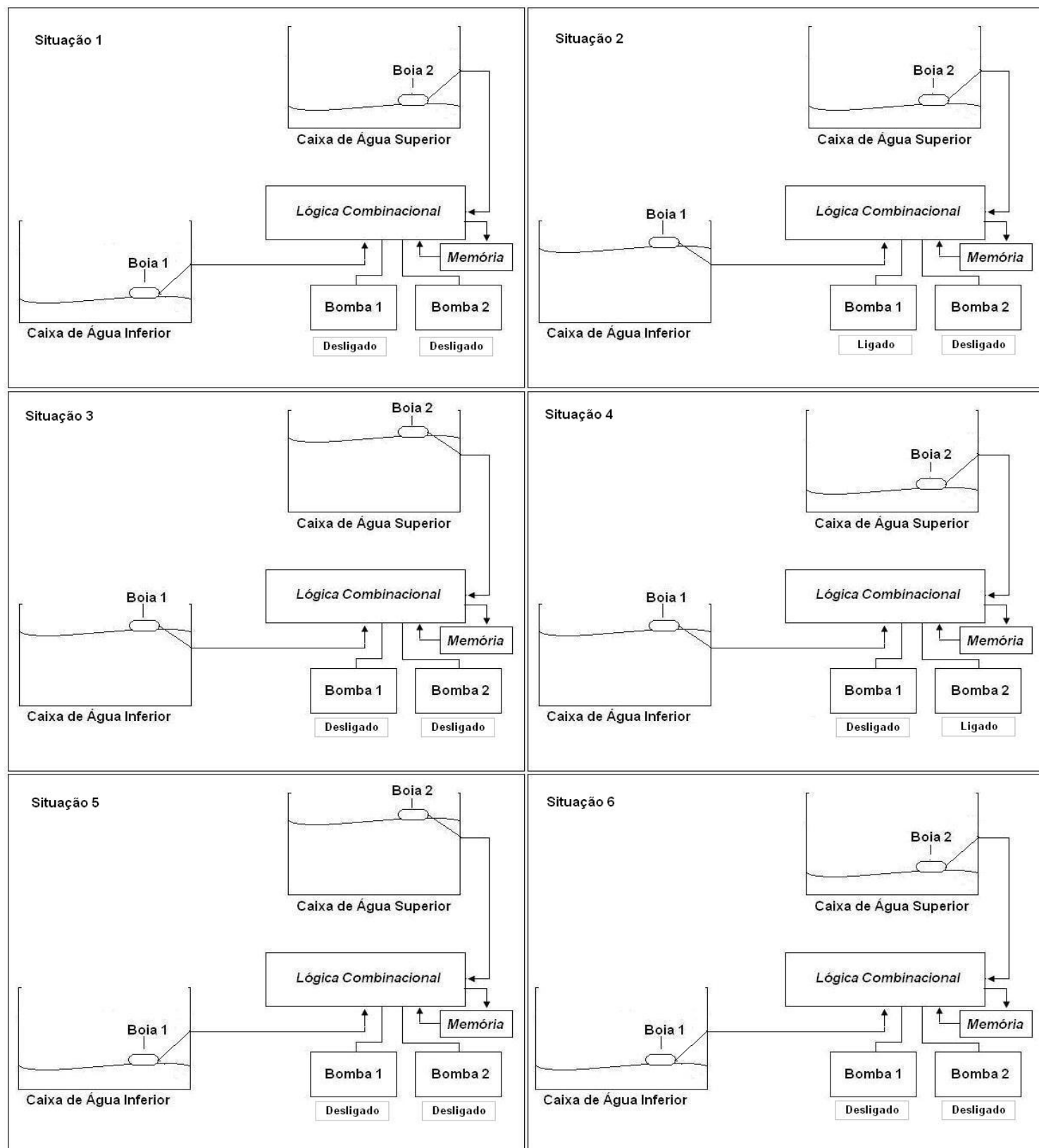


Figura 1 – Esquema de funcionamento do sistema

A Figura 1 mostra de uma forma resumida, uma seqüência de possíveis situações de funcionamento do sistema. Seguindo a seqüência de situações é possível visualizar que sempre que a caixa de água inferior esta vazia, isto é, sem água para mandar para caixa superior, o sistema desliga as bombas. Outro detalhe esta nas situações 3 e 4, no tocante ao acionamento das bombas. Em um a bomba 1 esta ligada e no outro a bomba 2 esta ligada. As bombas sempre são acionados alternadamente. Na figura 1 mostra que primeiro foi acionado a bomba 1 e no próximo acionamento, foi acionado a bomba 2.

#### **1.4 ESTRUTURA DA MONOGRAFIA**

Esta monografia foi dividida em quatro capítulos:

No Capítulo 1 é apresentada a situação-problema, ou seja, a caracterização do objeto de estudo bem como os objetivos do trabalho.

No Capítulo 2 é apresentado o referencial teórico onde são mostradas as referências bibliográficas que oferecem sustentação conceitual/operacional do tema.

No Capítulo 3 são expostas, detalhadamente, as etapas do desenvolvimento do projeto.

No Capítulo 4 é apresentada a conclusão do projeto e sugestões para futuras evoluções do mesmo.

## CAPÍTULO 2 – REFERENCIAL TEÓRICO

### 2.1 MOTORES

“Uma maquina é um equipamento ou componente destinado a converter um tipo de energia em outro ou em outros tipos, ou a modificar as características de um determinado tipo de energia. As maquinas operam com uma quantidade considerável de energia cinética em uma de suas partes, animada de movimento de rotação ou de translação. Um motor elétrico (Figura 2) é uma maquina capaz de transformar energia elétrica em energia mecânica.” [COTRIM, 1982]

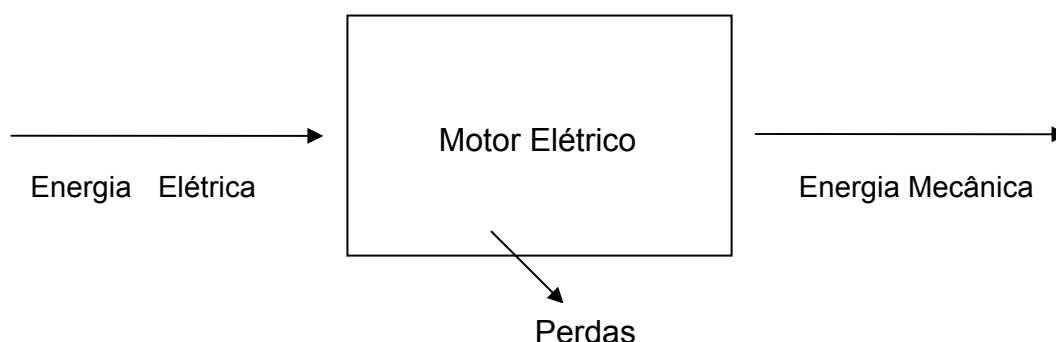


Figura 2 – Esquema da transformação de energia

“De todos os tipos de motores, os elétricos são os mais usados, pois combinam as vantagens da utilização da energia elétrica (baixo custo, facilidade de transporte, limpeza e simplicidade de comando) com a construção relativamente simples e grande adaptabilidade às mais diversas cargas.” [COTRIM, 1982]

Apenas no intuito de informar, pois a presente monografia não se trata de motores, mas sim do controle para alternância das bombas, um motor de corrente alternada de indução quando acrescido de um impulsor, se torna uma bomba de sucção. Seu propósito é converter a energia de uma fonte motriz (um motor elétrico ou turbina), a energia cinética, em energia de pressão do fluido que está sendo bombeado através do impulsor.

O líquido entra no bocal de sucção e, logo em seguida, no centro do impulsor. Quando o impulsor gira, ele imprime uma rotação ao líquido situado nas cavidades entre as palhetas externas, proporcionando-lhe uma aceleração centrífuga. Cria-se uma área de baixa-pressão no olho do impulsor, causando mais fluxo de líquido através da entrada, como folhas líquidas. Como as lâminas do impulsor são curvas, o fluido é impulsionado nas direções radial e tangencial pela força centrífuga.

## **2.2 COMPONENTES DO CIRCUITO DE FORÇA**

Nesta seção serão mostrados os componentes do circuito de força e suas funções.

### **2.2.1 Contatores**

“Os contatores (Figura 3) são dispositivos de manobra mecânica, eletromagneticamente, construídos para operar em uma elevada frequência de operação. De acordo com a potência (carga), o contator é um dispositivo de comando de motor e pode ser utilizado individualmente, acoplados a reles de sobrecarga, na proteção de sobre corrente. Há certos tipos de contatores com capacidade de estabelecer e interromper correntes de curto-circuito. Basicamente, existem contatores para motores e contatores auxiliares. Eles são basicamente semelhantes e o que os diferencia são algumas características mecânicas e elétricas” [COTRIM, 1982].

A bobina eletromagnética quando alimentada por um circuito elétrico forma um campo magnético que se concentra no núcleo fixo e atrai o núcleo móvel. Como os contatos móveis estão acoplados mecanicamente com o núcleo móvel, o deslocamento deste no sentido do núcleo fixo movimenta os contatos móveis. Quando o núcleo móvel se aproxima do fixo, os contatos móveis também devem se aproximar dos fixos, de tal forma que, no fim do curso do núcleo móvel, as peças fixas imóveis do sistema de comando elétrico estejam em contato e sob pressão suficiente. [COTRIM, 1982].





Figura 3 – Contator Siemens

A velocidade de fechamento dos contadores é resultado da força proveniente da bobina e da força mecânica das molas de separação que atuam em sentido contrário. As molas são também as únicas responsáveis pela velocidade de abertura do contator, o que ocorre quando a bobina magnética não estiver sendo alimentada ou quando o valor da força magnética for inferior á força das molas. [COTRIM, 1982].

### **2.2.2 Relés de Sobrecargas**

Os relés de sobrecarga (Figura 4) são utilizados para proteção contra superaquecimento de equipamentos elétricos, como motores e transformadores. Um superaquecimento em um motor pode provir de uma sobrecarga sobre o seu eixo, um problema nas tensões na rede ou a falta de uma das fases, e ainda por um bloqueio do rotor.



Figura 4 – Relé de sobrecarga Siemens

## 2.3 ELETRÔNICA DIGITAL E COMPONENTES

Este item tem o objetivo de, resumidamente, introduzir e identificar os principais aspectos da eletrônica digital, os quais atingem diretamente a área de sistemas digitais.

### 2.3.1 Portas lógicas

#### 2.3.1.1 CONSIDERAÇÕES INICIAIS

Em sistemas digitais encontramos variáveis que são especiais no sentido de que só podem assumir dois valores possíveis. Por Exemplo, em sistemas digitais elétricos, uma tensão ou corrente variável típica terá uma forma de onda ideal (Figura 5).

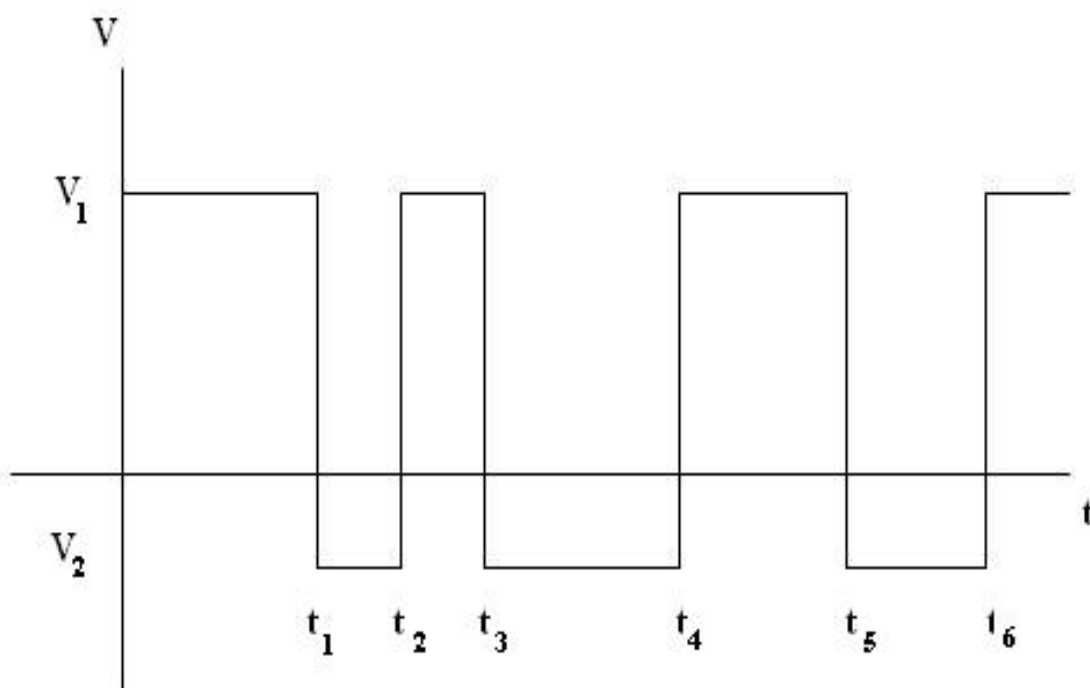


Figura 5 – Uma forma de onda idealizada encontrada em sistemas digitais

Na Figura 5 observe que a tensão  $V$  faz uma transição abrupta entre dois níveis de tensão  $V_1$  e  $V_2$ , considerando que as transições ocorrem nos instantes  $t = t_1, t_2$  etc. As transições são tão abruptas que podemos dizer que, em todos os instantes,  $V = V_1$  ou  $V = V_2$  e que  $V$  não assume nenhum outro valor. Ainda na Figura 5  $V_1$  é positivo e que  $V_2$  é negativo, mas esta característica não é essencial. Pode ser que  $V_1$  e  $V_2$  sejam ambos positivos ou negativos; ou pode mesmo ser que ou  $V_1$  ou  $V_2$  tenha valor zero.

“Podemos especificar o valor da função  $V(t)$  em qualquer instante dizendo que  $V = V_1$  ou  $V = V_2$ ; ou, devido ao caráter muito especial de  $V$ , podemos igualmente dizer que  $V$  é “alto” (do inglês *high*, H) ou “baixo” (do inglês *low*, L), para cima (*up*) ou para baixo (*down*).” [TAUB, 1982].

Na verdade, tendo selecionado duas palavras quaisquer, pode-se arbitrariamente assinalar uma palavra para um nível de tensão e a outra para o segundo nível. Para sugerir que  $V$  pode ter um ou outro nível em qualquer instante particular, mas não ambos, a seleção de palavras implicando alternativas opostas, ou mutuamente exclusivas, é a mais apropriada. Por esta razão é necessário, em

qualquer exemplo dado, dizer se verdadeiro representa o nível  $V = V_1$  ou  $V = V_2$ . Evidentemente, então, falso representa o outro nível.

“Se decidimos que o nível de tensão mais positivo representa o verdadeiro e o mais negativo representa o falso, adotamos a convenção de lógica positiva. Se adotarmos a convenção oposta, temos lógica negativa.” [TAUB, 1982].

### **2.3.1.2 FUNÇÕES DE UMA VARIÁVEL BINÁRIA SIMPLES**

Sejam A uma variável binária e S uma segunda variável binária que é função de A. Então:

$$S = f(A) \quad (2.1)$$

Como A é verdadeira ou falsa (V ou F) e S é ou V ou F, existem apenas duas funções possíveis. Uma possibilidade é que, quando A é verdadeira, S é verdadeira; e que quando A é não-verdadeira, isto é, A é falsa, S também é não-verdadeira (falsa). Neste caso, escreve-se:

$$S = A \quad (2.2)$$

Por outro lado, pode ser que, qualquer que seja a alternativa assumida por A, S assume a outra alternativa. Neste caso, quando A é verdadeira, S é falsa e vice-versa. Tal relação funcional é escrita:

$$S = \overline{A} \quad (2.3)$$

“E é lida “S é igual a não A” ou “S é igual ao complemento de A”.” [TAUB, 1982].

### **2.3.1.3 FUNÇÃO DE DUAS VARIÁVEIS BINÁRIAS SIMPLES**

Considere uma variável binária S função de duas variáveis binárias A e B, isto é,  $S = f(A, B)$ . Como A e B podem cada um assumir apenas dois valores, há apenas

quatro possíveis combinações das duas variáveis. É, portanto, possível definir a função  $S = f(A,B)$  fornecendo especificamente os valores de  $S$  para cada combinação  $A$  e  $B$ . Duas diferentes funções  $f(A,B)$  e  $g(A,B)$  são especificadas desta maneira na forma tabular (Tabela 1 e Tabela 2), onde estão listadas as possíveis combinações de  $A$  e  $B$ , enquanto na coluna da direita o valor correspondente de  $S$  é dado. Estas tabelas são conhecidas como tabelas da verdade, pois tabulamos nelas as condições sob as quais  $S$  é verdadeira ou falsa. [TAUB, 1982]

Tabela 1 - Tabela verdade  $S = f(A,B)$

A	B	$S = f(A, B)$
F	F	F
F	V	F
V	F	F
V	V	V

Tabela 2 - Tabela verdade  $S = g(A,B)$

A	B	$S = g(A, B)$
F	F	F
F	V	V
V	F	V
V	V	V

A função na tabela 1 pode ser caracterizada em palavras pela afirmação “ $S$  é verdadeira se e apenas se  $A$  é verdadeira e também  $B$  é verdadeira”. Assim, esta função é referida como função AND (E) e a relação funcional é escrita  $S = A \text{ AND } B$  ou  $A \cdot B$  ou  $AB$ .

“Como se pode ver na tabela verdade (Tabela 1), a operação AND é comutativa, isto é,

$$AB = BA \quad (2.5)$$

A operação AND é também associativa. Assim, supondo que tendo formado a variável  $S = AB$ , incluímos então uma terceira variável  $C$  e formamos a função  $SC = (AB)C$ . Esta função final é a mesma que seria obtida se tivéssemos primeiro formado  $BC$  e então a função  $A(BC)$ . Assim:

$$(AB)C = A(BC) \quad (2.4)$$

Se então muitas variáveis são conectadas pela operação AND, não precisamos indicar a ordem nas quais as variáveis foram combinadas e podemos simplesmente escrever  $Z = ABCD\dots$  [TAUB, 1982].

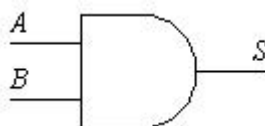


Figura 6 – Representação da porta AND

O símbolo utilizado para representar a conexão de variáveis através da operação AND está mostrado na Figura 6. Um dispositivo que efetua tal conexão entre várias variáveis lógicas é chamado porta lógica. No caso do presente projeto as variáveis lógicas são representadas por tensões. Neste caso, a intenção do símbolo é indicar que se cada um dos portos dos terminais de entrada  $A$  e  $B$  for mantido na tensão selecionada como representando verdade, então o terminal  $S$  também estará neste nível de tensão “Verdadeiro”. Por outro lado, se qualquer entrada for mantida na tensão representando falso, a saída estará no nível de tensão “Falso”.

#### **2.3.1.4 FUNÇÃO OR (OU)**

Conforme tabela 2 define a operação OR. A palavra OR (OU) é apropriada como nome desta função devido ao fato de que  $S$  é verdadeira se  $A$  é verdadeira ou  $B$  é verdadeira ou se ambas  $A$  e  $B$  são verdadeiras. A função  $Z = A \text{ OR } B$  é escrita:

$$S = A + B \quad (2.6)$$

A notação do sinal mais para representar a função OR evidentemente não implica qualquer operação de adição numérica. Como pode ser verificado, a partir da tabela verdade (Tabela 2), a operação OR, assim como a operação AND, é tanto comutativa quanto associativa. Desse modo,

$$A + B = B + A \quad (2.7)$$

e  $(A + B) + C = A + (B + C) \quad (2.8)$

O símbolo mostrado para porta lógica OR é ilustrado na Figura 7.

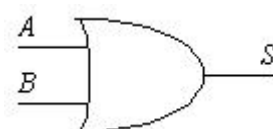


Figura 7 – Representação da porta OR

### 2.3.1.5 A OPERAÇÃO NAND (NÃO-E)

“A operação NAND (contração de NOT AND, em português NÃO-E), isto é,  $S = A \text{ NAND } B$  é representada simbolicamente pela equação lógica  $Z = A \uparrow B$ ” [TAUB, 1982] e está definida na tabela 3.

Tabela 3 - Tabela verdade  $S = A \uparrow B$

A	B	$S = A \uparrow B$
F	F	V
F	V	V
V	F	V
V	V	F

Assim, se compararmos a tabela verdade AND (Tabela 1) com a tabela verdade NAND (Tabela 3), podemos expressar a operação NAND como:

$$S = \overline{AB} \quad (2.9)$$

A equação (2.9) é o complemento da operação AND aplicada a A e B.

“A operação NAND é comutativa” [TAUB, 1982], isto é,

$$\overline{AB} = \overline{BA} \quad (2.10)$$

Entretanto, “a operação NAND não é associativa” [TAUB, 1982], isto é,

$$S = (A \uparrow B) \uparrow C \neq A \uparrow (B \uparrow C) \quad (2.11)$$

ou

$$\overline{(\overline{AB})C} \neq \overline{A(\overline{BC})} \quad (2.12)$$

Quando a operação NAND é aplicada a mais do que duas variáveis, ela é expressa desta forma:

$$S = \overline{ABCD\dots} \quad (2.13)$$

A equação (2.13) tem um significado não ambíguo, enquanto  $S = A \uparrow B \uparrow C \uparrow D \dots$  é indefinido a menos que parênteses sejam adicionados para indicar em que ordem as variáveis estão combinadas. [TAUB, 1982]

O símbolo da porta NAND (Figura 8) consiste em uma porta AND com um círculo na saída. O círculo representa a operação NOT (em português, NÃO).

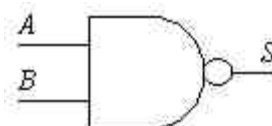


Figura 8 – Representação da porta NAND



### 2.3.1.6 A OPERAÇÃO NOR (NÃO-OU)

A operação NOR, isto é, A NOR B é representada simbolicamente pela equação:

$$S = A \downarrow B \quad (2.14)$$

e esta definida na tabela 4 e pode ser expressa como:

$$S = \overline{A * B} \quad (2.15)$$

Tabela 4 - Tabela verdade  $S = A \downarrow B$

A	B	$S = A \downarrow B$
F	F	V
F	V	F
V	F	F
V	V	F

“Da mesma forma que a operação NAND, a operação NOR é comutativa mas, não é associativa” [TAUB, 1982], isto é,

$$\overline{\overline{A * B * C}} \neq \overline{\overline{A * B} * C} \quad (2.16)$$

Quando aplicada a mais de duas variáveis, a operação NOR é definida da seguinte forma:

$$S = \overline{A * B * C * D * \dots} \quad (2.17)$$

O símbolo da porta NOR (Figura 9) consiste em uma porta OR seguida de um círculo que representa a operação NOT (em português, NÃO).

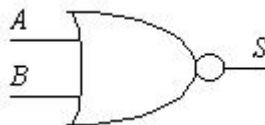


Figura 9 – Representação da porta NOR

### 2.3.1.7 A OPERAÇÃO XOR (OU-EXCLUSIVO)

“A operação XOR interligando duas variáveis é representada simbolicamente pela equação” [TAUB, 1982]:

$$S = A \oplus B \quad (2.18)$$

e é definida pela tabela 5. Em palavras, S é verdadeira se A é verdadeira ou se B é verdadeira desde que esta condição de verdade seja exclusiva, isto é, A e B não são verdadeiras simultaneamente.

Tabela 5 - Tabela verdade  $S = A \oplus B$

A	B	$S = A \oplus B$
F	F	F
F	V	V
V	F	V
V	V	F

O símbolo da porta XOR é mostrada na figura 10.

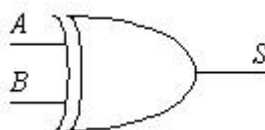


Figura 10 – Representação da porta XOR

### 2.3.2 O Sistema Numérico Binário

No sistema numérico da vida diária, o sistema decimal, dez dígitos são empregados, de 0 à 9. Quando um número é maior que 9, é representado através de uma convenção que atribui um significado ao lugar ou posição ocupado pelo dígito. Por exemplo, devido à posição ocupada pelos dígitos individuais no número 7304, este número tem um significado numérico calculado como:

$$7304 = 7 \times 10^3 + 3 \times 10^2 + 0 \times 10^1 + 4 \times 10^0 \quad (2.19)$$

Notamos que um número é expresso como soma de potências de dez multiplicadas pelos coeficientes apropriados (2.19). No sistema decimal, dez é chamado de raiz ou base do sistema.

Em sistemas digitais o sistema com a base dois é especialmente útil. Tal sistema é chamado de sistema binário e utiliza apenas dois dígitos, 0 e 1. A vantagem de usar o sistema binário em conexão com sistemas digitais está no fato de que podemos arranjar uma correspondência única entre os dois dígitos 0 e 1 e os dois valores possíveis (F e V) de uma variável lógica representados pelos símbolos 0 e 1.

No sistema binário, os dígitos individuais representam os coeficientes de potências de dois em vez de dez, como no sistema decimal. Por exemplo, o número decimal 12 é escrito na representação binária como 1100, pois:

$$12 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 0 \times 2^0 \quad (2.20)$$

### 2.3.3 Mapa de Karnaugh

“Um mapa de Karnaugh (mapa K) é um diagrama que fornece uma área para representar todas as linhas de uma tabela verdade. A utilidade do mapa K está no fato de que a maneira particular de localizar as áreas torna possível simplificar uma expressão lógica por inspeção visual” [TAUB, 1982].

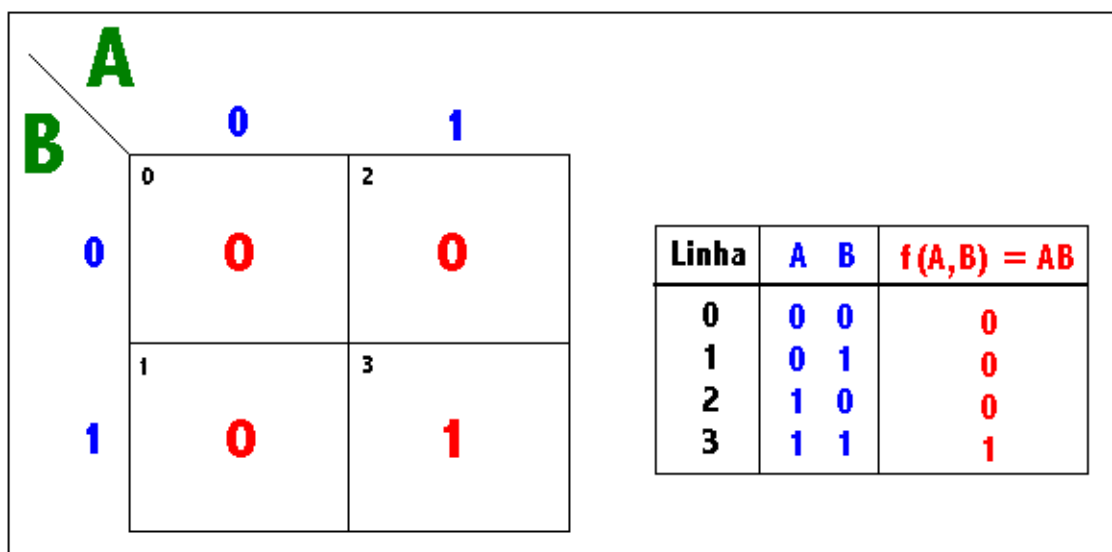


Figura 11 – A relação entre o mapa de Karnaugh e a tabela verdade

Um mapa K para o caso de duas variáveis  $f(A, B)$  é mostrado na figura 11. As linhas da tabela foram classificadas com números decimais. Estes números de linha atribuem um significado numérico para os 0 e 1 da tabela verdade. O mapa K tem quatro compartimentos correspondentes um a um com as linhas da tabela verdade. OS compartimentos do mapa K foram numerados de duas maneiras equivalentes. Por um lado, o numero decimal da linha foi escrito no canto do compartimento. Por outro lado, as colunas e as linhas foram classificadas de maneira binária. Assim, por exemplo, o compartimento 2 aparece na intersecção da coluna  $A = 1$  e linha  $B = 0$ , ou seja, em  $AB = 10$  correspondente à linha 2 da tabela verdade.

“Assim, podemos concluir que, o mapa K pode ser usado como uma tabela verdade uma vez que as entradas de uma função  $f(A, B)$  são transferidas para o compartimento apropriado do mapa K, fazendo com que o mapa K e a tabela verdade conttenham a mesma informação. O mapa K pode ser representado por duas variáveis (Figura 11), três, quatro, cinco ou seis e com o mapa K, podem ser feitas simplificações de funções lógicas, assim, simplificando os circuitos lógicos.” [TAUB, 1982].

### 2.3.4 Transistor

“O transistor é uma válvula elétrica que trabalha baseada no princípio de que um elemento de controle de uma junção de polarização direta injeta excesso de portadores minoritários na região adjacente ao mesmo, e uma região de polarização inversa, situada nesse mesmo material, recebe os portadores injetados como parte da sua corrente inversa. O dispositivo consiste em três camadas de semiconductor dopado, na configuração npn (Figura 12) ou pnp (Figura 13), com um condutor unido a camada. A camada do meio, através da qual passam os portadores minoritários, deve ser muito fina (aproximadamente  $10^{-3}$  cm) para desempenho eficiente, e as formas praticas do dispositivo representam as várias técnicas de fabricação dessa camada e para efetuar contato da mesma”. [GRAY, 1973]

“A camada intermediaria é chamada de base; uma camada externa na qual se originaram os portadores minoritários é chamada emissor, e a outra é chamada coletor.” [GRAY, 1973]

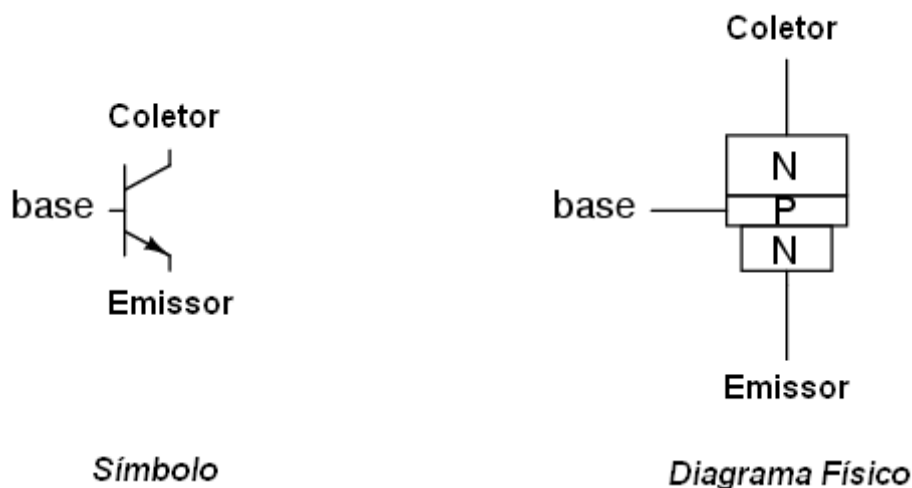


Figura 12 – Representação do transistor NPN

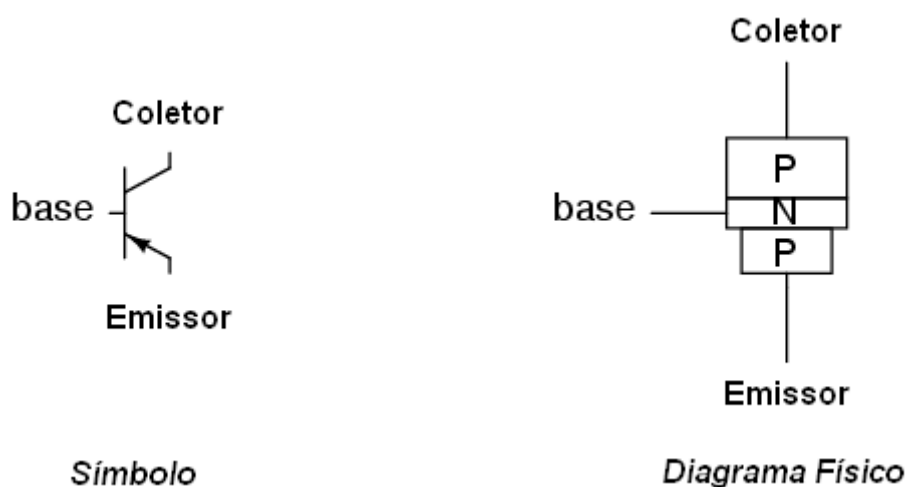


Figura 13 – Representação do transistor PNP

O transistor é um amplificador de corrente, isto significa que se colocarmos uma quantidade de corrente em uma de suas patas (base), ele mandará por outra (emissor) , uma quantidade maior, em um fator que se chama amplificação.

### 2.3.5 Lógica Transistor-Transistor (TTL)

A Figura 14 mostra uma porta TTL conceitual com apenas um terminal de entrada indicada. Para poder observar como o circuito TTL da Figura 14 funciona, suponha que a entrada  $v_1$  seja alta (digamos,  $v_1 = V_{cc}$ ) Nesse caso, uma corrente circulará de  $V_{cc}$  através de R, polarizando diretamente a junção base-coletor de  $Q_1$ .

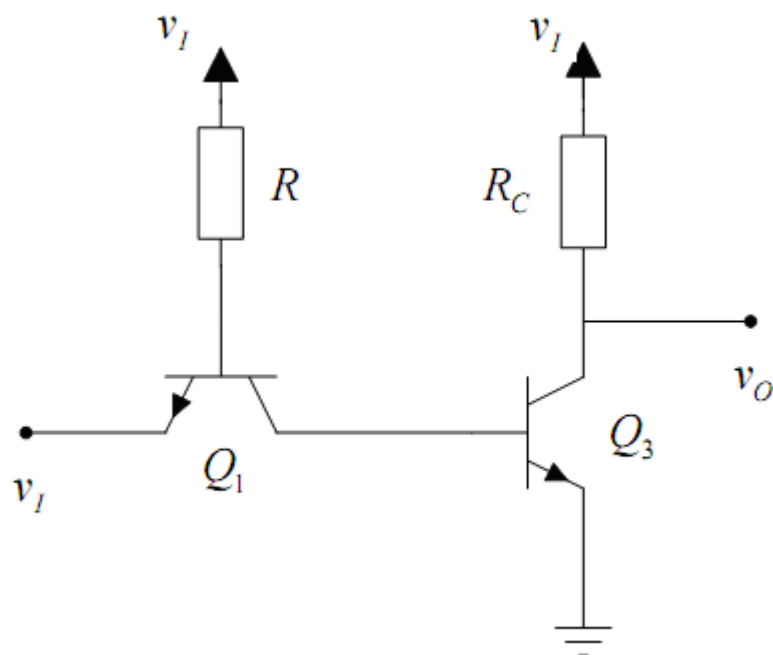


Figura 14 – Porta TTL conceitual com apenas um terminal de entrada

“Enquanto isso, a junção emissor-base de  $Q_1$  estará polarizada reversamente. Logo,  $Q_1$  estará operando no modo ativo reverso – isto é, no modo ativo, mas com a função do emissor trocada com a função do coletor.

Nos circuitos TTL reais,  $Q_1$  é projetado para ter um  $\beta$  reverso muito baixo ( $\beta_R \approx 0,02$ ). Portanto, a corrente de entrada da porta será muito pequena e a corrente base de  $Q_3$  será aproximadamente igual a  $I$ . Essa corrente será suficiente para levar  $Q_3$  à saturação e a tensão de saída será baixa (0,1 a 0,2 V).” [SEDRA, 2005].

A Figura 15 mostra o circuito real da porta TTL.

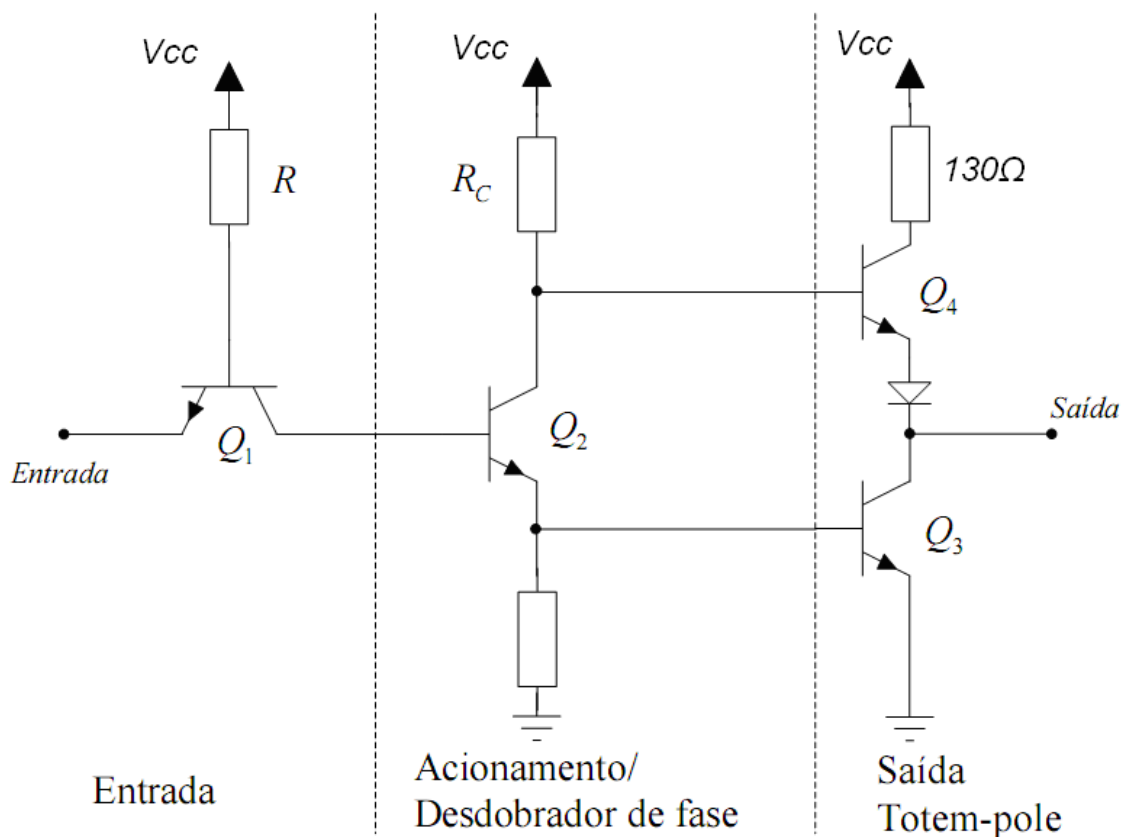


Figura 15 – Circuito real da porta TTL

“Ele consiste em três: o transistor de entrada  $Q_1$ , cujo funcionamento já foi explicado, o estágio de acionamento (driver)  $Q_2$ , cuja função é gerar dois sinais de tensões complementares necessários para acionar o circuito *totem-pole*, que é o terceiro estágio (saída) da porta. O *totem-pole* dessa porta TTL tem dois componentes (Figura 15): uma resistência de  $130\Omega$  no circuito coletor de  $Q_4$  e o diodo  $D$  no circuito do emissor de  $Q_4$ .” [SEDRA, 2005]. Observe que a porta TTL é mostrada apenas com um terminal de entrada. (Figura 15).

OS fabricantes de TTL geralmente fornecem curvas para característica de transferência de porta, para característica de entrada  $i-v$  e para a característica de saída  $i-v$ , medidas nos limites especificados da faixa de temperatura de operação. Além disso, são dados geralmente valores garantidos para os parâmetros  $V_{OL}$ ,  $V_{OH}$ ,  $V_{IL}$  e  $V_{IH}$ .

Para o TTL padrão (conhecido como série 74), esses valores são  $V_{OL} = 0,4V$ ,  $V_{OH} = 2,4V$ ,  $V_{IL} = 0,8V$  e  $V_{IH} = 2V$ . Esses valores são garantidos para uma certa



tolerância (especificada) na tensão da fonte de alimentação e para um *fan-out* de 10 (Capacidade de saída, *Fan-Out*, é o número máximo de entradas de portas que podem ser acionadas pela saída de uma porta. É calculada dividindo a corrente total acionadora de saída de corrente total de carga (acionada) de entrada. Uma porta TTL padrão tem um *fan-out* igual a 10. Como este parâmetro varia entre as séries, e os manuais não especificam, então o *fan-out* deve ser calculado em cada aplicação). [SEDRA, 2005]

### 2.3.6 O *Flip-Flop* SR

O tipo mais simples de flip-flop é o set/reset (SR), mostrado na Figura 16.

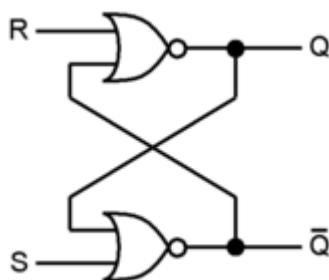


Figura 16 – Flip-flop SR.

É formado por portas NOR interligada por conexões cruzadas entre as entradas e saídas, como mostrado na Figura 16, e, portanto, incorporadas a um *latch* (Figura 17). O *latch* pode ser usado para estabelecer e manter um nível lógico; pode armazenar, registrar ou lembrar um bit lógico. Existem duas situações possíveis para as saídas de um *latch*, chamadas ESTADOS ( $Q = L$  (baixo) ou  $Q = H$  (alto)) .

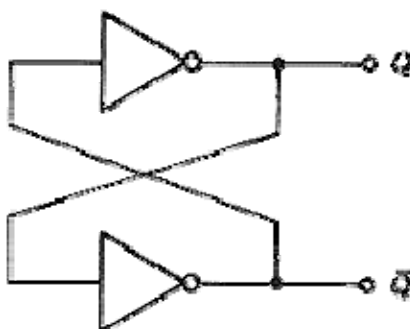


Figura 17 – Latch constituído por dois inversores acoplados.

“As segundas entradas de cada porta NOR são usadas para entradas de disparos do flip-flop. Essas duas entradas são denominadas S (para set) e R (para reset). As saídas são denominadas  $Q$  e  $\bar{Q}$ , enfatizando o fato de que elas são complementares. Considera-se o flip-flop no estado set (isto é, armazenado um 1 lógico) quando  $Q$  é alta e  $\bar{Q}$  é baixa. Quando o flip-flop está no outro estado ( $Q$  baixa e  $\bar{Q}$  alta), ele é considerado em reset (armazenando um 0 lógico). Em repouso ou estado de memória (isto é, quando não queremos que o flip-flop mude de estado), as entradas S e R devem ser baixas.

A operação do flip-flop está resumida pela tabela verdade na Tabela 6, na qual  $Q_n$  representa o valor de Q no instante  $t_n$  antes da aplicação dos sinais R e S, e  $Q_{n+1}$  representa o valor de Q no instante  $t_{n+1}$  após a aplicação dos sinais de entrada.” [SEDRA, 2005].

Tabela 6 - Tabela verdade *flip-flop* SR

S	R	$Q_{n+1}$
0	0	$Q_n$
0	1	1
1	0	0
1	1	Não usada

“Em vez de utilizarmos duas portas NOR, podemos utilizar também um *flip-flop* SR pela conexão de duas portas NAND interligadas por conexões cruzadas, em que as funções *set* e *reset* estarão ativas quando em nível baixo e as entradas serão dessa forma chamadas de S e R.” [SEDRA, 2005].

### 2.3.7 O Flip-Flop JK

A figura 18 abaixo mostra o símbolo e a tabela 7 abaixo mostra a tabela verdade de um *flip-flop* JK com entrada de relógio (sincronismo ou clock). As

entradas J e K controlam o estado do *flip-flop*, semelhante às entradas S e R do *flip-flop* SR, porém com uma diferença: a condição  $J=K=1$  não produz um estado ambíguo na saída. Para essa condição, o *flip-flop* JK sempre irá para o estado oposto em que se encontra. Diz-se que o *flip-flop* está no modo de comutação ou chaveamento (*toggle mode*). Neste modo, se ambas as entradas J e K estão ATIVAS, o *flip-flop* muda de estado (comuta) a cada período do relógio.

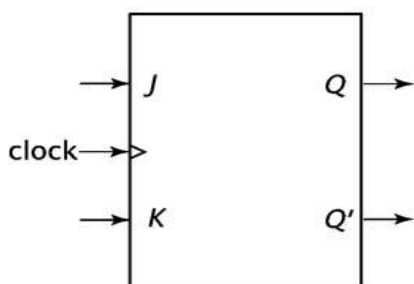


Figura 18 – Flip-Flop JK.

Tabela 7 - Tabela verdade *flip-flop* JK

J	K	Q
0	0	Q0 (não muda)
0	1	1
1	0	0
1	1	Q0 (comuta)

“O *flip-flop* JK é obtido de uma modificação no circuito lógico do *flip-flop* SR, e consiste em colocar terminais adicionais nas portas de entrada e fazer as ligações de realimentação entre as saídas e as entradas conforme mostra a figura 19. Observe que os terminais SR são agora denominados JK (Figura 22).” [LEAL, 2007]

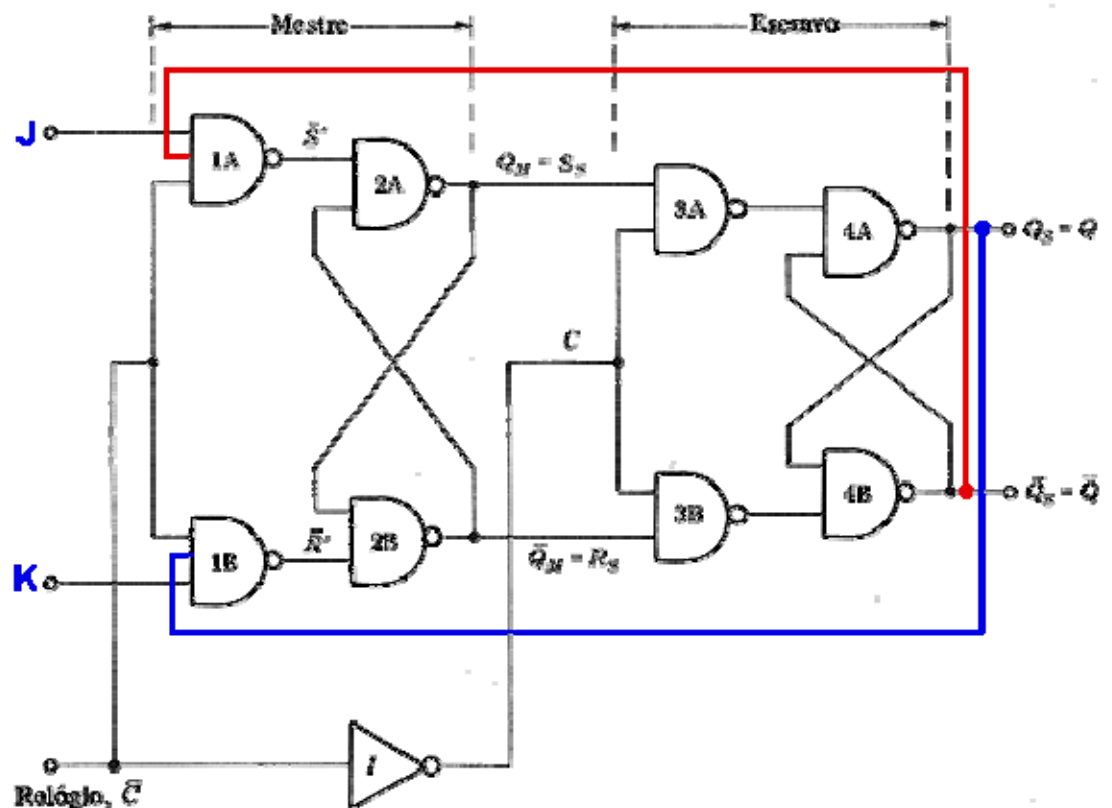


Figura 19 – Flip-Flop JK Mestre-Escravo.

“Os níveis lógicos nas entradas das portas 1A e 1B determinam se o sinal de relógio ajusta (SET) ou reajusta (RESET) o *flip-flop*. Agora, o estado seguinte do *flip-flop* é determinado pelas entradas J, K, relógio e também pelas saídas atuais do *flip-flop*, isto é, pelo estado atual.” [LEAL, 2007]

- J=K=0:
  - as portas 1A e 1B desabilitadas; o relógio não muda o estado do *flip-flop*
- J=0, K=1:
  - se Q=0, a porta 1A desabilitada, a porta 1B desabilitada; o relógio não muda o estado do *flip-flop*.
  - se Q=1, a porta 1A desabilitada, a porta 1B habilitada; o relógio muda o estado do *flip-flop* para *RESET*
- J=1, K=0:
  - se Q=0, a porta 1A habilitada, a porta 1B desabilitada; o relógio muda o estado do *flip-flop* para *SET*.
  - se Q=1, a porta 1A desabilitada, a porta 1B desabilitada; o relógio não muda o estado do *flip-flop*.
- J=K=1:

- se  $Q=0$ , a porta 1A habilitada, a porta 1B desabilitada; o relógio muda o estado do *flip-flop* para *SET*.
- se  $Q=1$ , a porta 1A desabilitada, a porta 1B habilitada; o relógio muda o estado do *flip-flop* para *RESET*.

“Então, para  $J=K=1$ , a cada ciclo de relógio o estado do *flip-flop* JK se altera (chaveia), se está *SET* vai pra *RESET*; se está *RESET* irá para *SET*. A tabela verdade não tem nenhuma combinação de entrada identificada como "não usada" como no *flip-flop* SR (Tabela 6).” [LEAL, 2007]

O *flip-flop* JK é também Chamado de "*flip-flop* universal" devido ao fato de que com ele, se pode implementar outros tipos de flip-flop, como o flip-flop tipo "D" e o flip-flop tipo "T".

A figuras 20 mostra a representação de um flip-flop tipo JK e as e as conexões necessárias para poder implementar o flip-flop tipo D e um flip-flop tipo T.

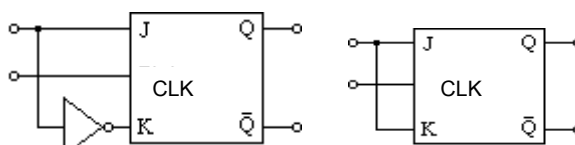


Figura 20 – Representação dos *flip-flops* D e T, respectivamente.

### 2.3.8 Relé

O rele (Figura 21) é um dispositivo operado magneticamente. Ele ativa ou desativa quando o eletroímã (que pertence ao relé) é energizado. Isto faz com que os terminais do relé se conectem ou não.

Esta conexão se dá através da atração ou repulsão de um pequeno dispositivo metálico pelo eletro-ímã. Este pequeno dispositivo metálico se conecta ou desconecta dos terminais antes mencionados. Os reles são usados, por exemplo, para acionar as contadoras do circuito de força.



Figura 21 – Representação da parte interna de um relé.

### 2.3.9 Capacitores

“Os capacitores (Figura 22) são componentes eletrônicos formados por um conjunto de placas de metal e entre elas existe um material isolante. O material isolante é que dá nome ao capacitor, por exemplo, se o material utilizado for a mica, o capacitor será chamado de capacitor de mica.

Este elemento possui a capacidade de armazenar cargas elétricas, a qual chama-se capacitância. Além da capacitância ele isola a tensão.” [KRUG, 1997]

Podem ser utilizados, por exemplo, para absorver os repiques que acontecem quando interruptores são ligados ou desligados, evitando oscilações abruptas nos sistemas digitais.



Figura 22 – Capacitores

### 2.3.10 Diodo Emissor de Luz (LED)

O diodo emissor de luz, conhecido como led, é produzido com um material semicondutor especial. Difere dos diodos de silício e de germânio, pois quando polarizados corretamente emitem luz, por isso são utilizados na execução de testes

em circuitos eletrônicos. Quando a luz é emitida significa que o circuito está funcionando adequadamente.”

A aparência de um led se aproxima muito com a de uma lâmpada. O que os diferencia é a forma como a corrente circula. Em uma lâmpada comum (Figura 23) a corrente circula sobre um filamento de metal, que se incendeia e fica incandescente enquanto nos leds a corrente circula em um sentido determinado.

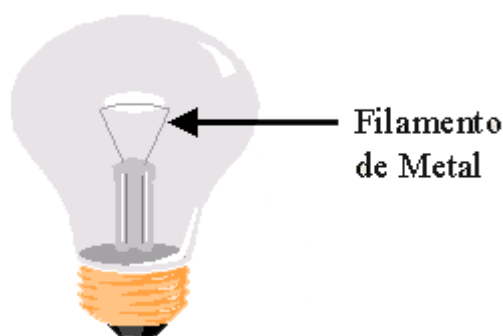


Figura 23 – Lâmpada comum

Como exemplo de utilização de leds, tem-se os painéis luminosos utilizados para publicidade, onde luzes se acendem para mostrar as imagens, esses são compostos por um número bastante elevado de leds, que se iluminam ou apagam conforme os comandos lógicos utilizados. [KRUG, 1997]

### **2.3.11 Bóias de Nível**

É um dispositivo que funciona como uma chave, o qual permite abrir ou fechar a chave de acordo com o nível do reservatório em que ele está instalado.

Existe bóias em que o fechamento da chave é feita através de mercúrio que se encontra no interior da bóia, ou por fechamento eletromecânico.

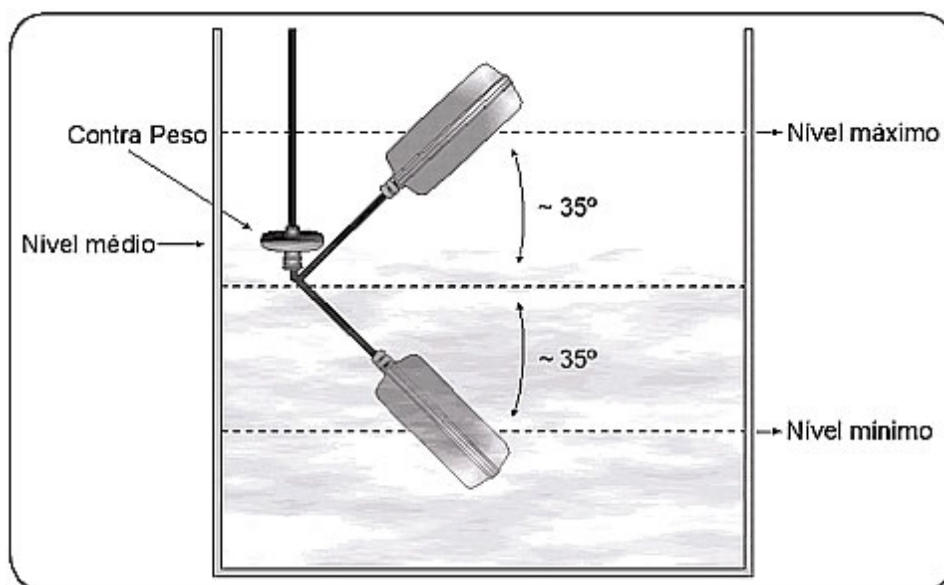


Figura 24 – Bóia de nível eletromecânico

Como ilustrado na figura 24, o nível de referência para o funcionamento da bóia é o nível médio. Quando o nível de água do reservatório inferior está baixo, estando então abaixo do nível mínimo, a bóia abre a chave, evitando que o sistema puxe ar do reservatório. Quando o nível de água do reservatório está acima do nível do nível médio, a bóia fecha a chave do sistema.

Quando o nível de água do reservatório superior está abaixo do nível mínimo, a bóia fecha a chave, pedindo água para o reservatório. Quando o nível de água do reservatório está acima do nível do nível médio, a bóia abre a chave do sistema, evitando transbordar a água no reservatório.





### 3.1.1 Esquema eletromecânico

O esquema (APÊNDICE A) mostra o projeto do circuito eletromecânico utilizando o circuito de controle mecânico com contatos abertos e fechados, para poder fazer a alternância das bombas de recalque.

Basicamente, o circuito funciona com 3 contadoras e 9 contatos, sendo 4 contatos fechados e 5 abertos. Para um melhor entendimento, suponhamos que o circuito esta ligado, logo as bóias estão fechando o circuito e a chave Manual/automático esta virada para o automático. No caso de esta funcionando a bomba B1 a contadora de K1 esta acionada e a contadora auxiliar D1 também aciona. Quando uma das bóias abre o circuito, a contadora K1 desarma, logo a bomba B1 desliga, mas a contadora auxiliar ainda continua alimentada, dando um estado de memória para o circuito. Quando as bóias ligam o circuito mais uma vez, a contadora K2 é acionada e a contadora auxiliar D1 desarma. Quando uma das bóias abre o circuito e a contadora K2 desarma, o circuito volta para a forma inicial assim fazendo a alternância das bombas de recalque. Na Figura 26 tem-se a montagem do circuito com os componentes da Figura 26. Nas Figuras 27 e 28 têm-se a montagem dentro de uma caixa.

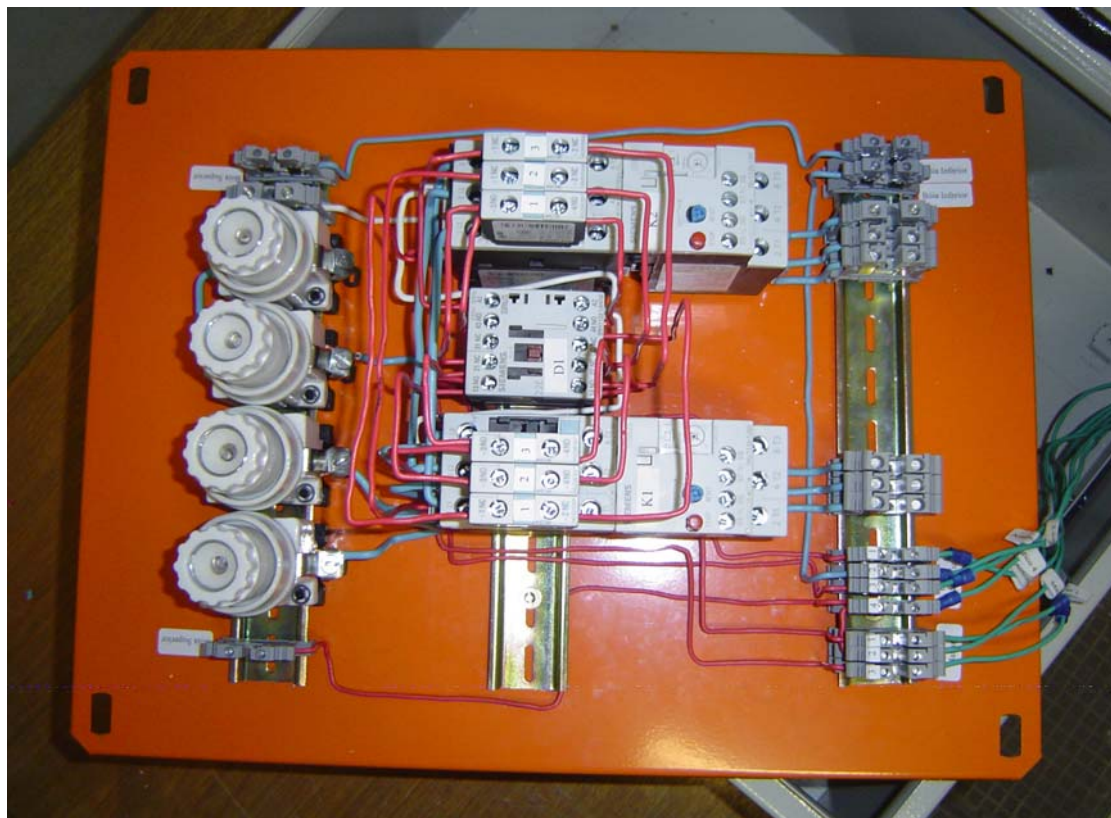


Figura 26 – Circuito eletromecânico montado.



Figura 27 – Caixa do circuito aberta



Figura 28 – Caixa do circuito fechada

### 3.2 CONCEITOS PRELIMINARES

Quando um sinal de entrada é aplicado num dispositivo, a saída muda em resposta à entrada. Quando o sinal de entrada é removido, a saída retorna ao seu estado original, logo, este dispositivo não possui memória, já que sua saída volta ao estado anterior.

Existem dispositivos e circuitos digitais que possuem memória, onde quando um sinal de entrada é aplicado, a saída poderá mudar seu estado, mas permanecerá neste estado mesmo após a entrada ter sido removida. Esta propriedade de reter sua resposta ao longo do tempo a uma entrada momentânea é chamada memória.

Existem coisas muito simples que podem funcionar como memória, como por exemplo, amarrar um barbante no dedo para lembrar de alguma coisa ou compromisso. Então a memória nos faz lembrar do que aconteceu anteriormente, nos dá uma noção de tempo.

Isto não ocorre aos sistemas digitais baseados em lógica combinacional. Os estados de suas saídas dependem apenas dos estados presentes (instantâneos) das entradas, assim, são incapazes de resolver qualquer problema que envolva a noção de tempo.

Os estados de suas saídas são dependentes apenas dos estados presentes (instantâneos) das entradas, logo, estes sistemas não conseguem lidar com a variável tempo e perceber seqüências de eventos, portanto, são incapazes de resolver qualquer problema que envolva a noção de tempo.

Para exemplificar, o esquema a seguir (Figura 29) mostra um sistema utilizando lógica combinacional com duas bombas de recalque. Pretende-se que o sistema controle as bombas de recalque a partir de duas bóias de nível de água. Boia 1 (bóia Inferior) e bóia 2 (bóia superior).

Pretende-se que a bomba 1 seja ligada quando a boia 1 e a boia 2 fecharem os contatos e após uma das duas bóias abrirem o contato, a bomba é desligada. E quando com os contatos estiverem fechados mais uma vez, a bomba 2 seja acionada, assim alternando sucessivamente..

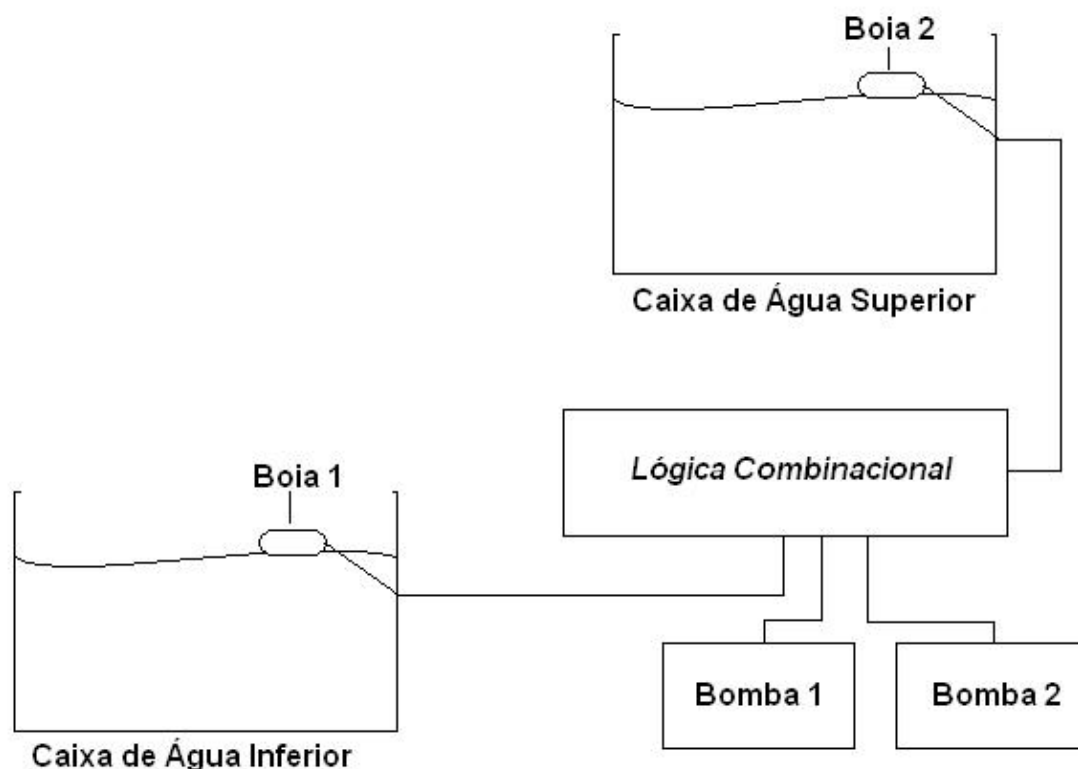


Figura 29 – Esquema de funcionamento das bombas com lógica combinacional

Se tentarmos resolver o problema de alternância de bombas usando lógica combinacional, obtém-se a tabela verdade (Tabela 8 e Tabela 9).

Usando a convenção para:

- Bóia 1: 0 – Caixa de água vazia (contato aberto);  
1 – Caixa de água cheia (contato fechado)
- Bóia 2: 0 – Caixa de água cheia (contato aberto);  
1 – Caixa de água vazia (contato fechado);
- Bomba 1: 0 – Desligada ;  
1 – Ligada;
- Bomba 2: 0 – Desligada ;  
1 – Ligada.

Observe-se que a bóia 1 e a bóia 2 funcionam de maneira oposta. Quando a caixa de água inferior esta vazia, o contato da bóia 1 é aberto, ou seja, a caixa de

água inferior esta sem água por algum motivo. E quando cheia, o contato da bóia 1 é fechado. Já com a bóia 2, quando a caixa de água superior esta vazia, o contato da bóia 2 é fechado, ou seja, esta pedindo água para a caixa de água. Quando cheia, o contato da bóia 2 é aberto.

Tabela 8 - Tabela verdade do esquema de funcionamento da bomba 1 e bomba 2 com lógica combinacional

Situação	Bóia 1	Bóia 2	Bomba 1	Bomba 2
Caixa de água inferior vazia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	0	0	0	0
Caixa de água inferior cheia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	1	0	0	0
Caixa de água inferior cheia; Caixa de água superior cheia; Bomba 1 funciona; Bomba 2 funciona	1	1	1	1
Caixa de água inferior vazia; Caixa de água superior cheia; Bomba 1 não funciona; Bomba 2 não funciona	0	1	0	0
Caixa de água inferior vazia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	0	0	0	0
Caixa de água inferior cheia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	1	0	0	0
Caixa de água inferior cheia; Caixa de água superior cheia; Bomba 1 funciona; Bomba 2 funciona	1	1	1	1
Caixa de água inferior vazia; Caixa de água superior cheia; Bomba 1 não funciona; Bomba 2 não funciona	0	1	0	0

Note que as duas bombas estão entrando em funcionamento ao mesmo tempo (Tabela 8), não havendo alternância. Portanto, alguma variável precisa informar qual bomba esta em funcionamento no momento, memorizando qual foi a bomba utilizada no ultimo momento. O novo diagrama é mostrado abaixo (Figura 30).

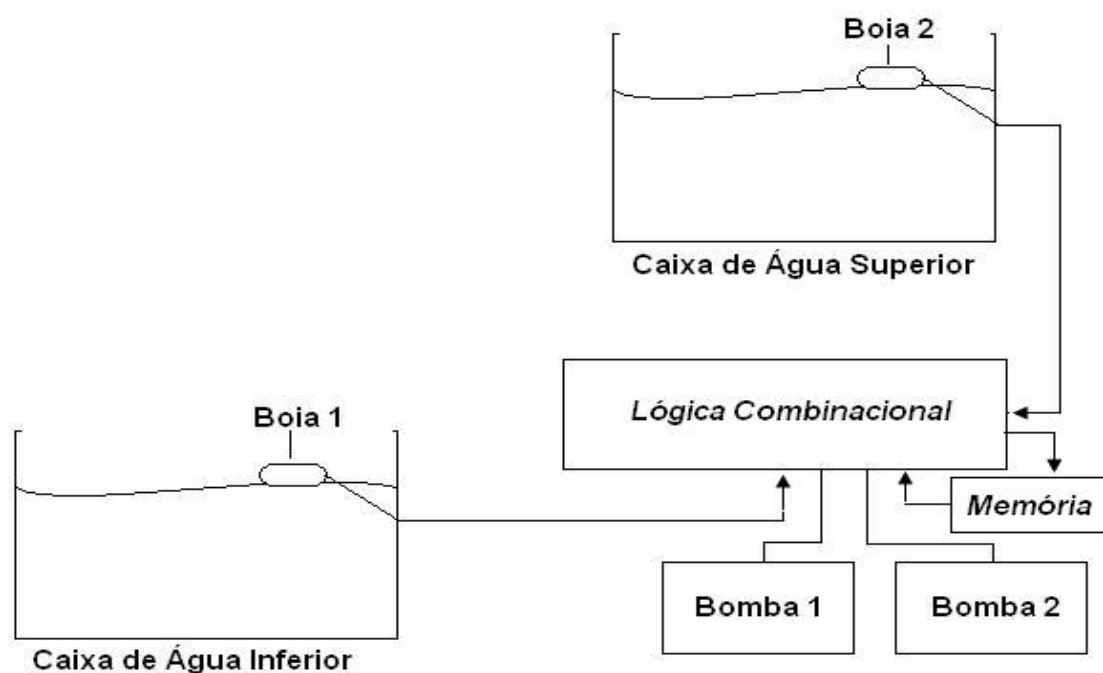


Figura 30 – Esquema de funcionamento das bombas com lógica combinacional e memória

Uma nova tabela verdade, com a variável de memorização é mostrada abaixo (Tabela 9).

Tabela 9 - Tabela verdade do esquema de funcionamento das bombas com lógica combinacional e memória

Situação	Memória	Bóia 1	Bóia 2	Bomba 1	Bomba 2
Caixa de água inferior vazia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	0	0	0	0	0
Caixa de água inferior cheia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	0	0	1	0	0
Caixa de água inferior cheia; Caixa de água superior cheia; Bomba 1 funciona;	0	1	1	1	0

Bomba 2 não funciona					
Caixa de água inferior vazia; Caixa de água superior cheia; Bomba 1 não funciona; Bomba 2 não funciona	0	1	0	<b>0</b>	<b>0</b>
Caixa de água inferior vazia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	1	0	0	<b>0</b>	<b>0</b>
Caixa de água inferior cheia; Caixa de água superior vazia; Bomba 1 não funciona; Bomba 2 não funciona	1	0	1	<b>0</b>	<b>0</b>
Caixa de água inferior cheia; Caixa de água superior cheia; Bomba 1 funciona; Bomba 2 funciona	1	1	1	<b>0</b>	<b>1</b>
Caixa de água inferior vazia; Caixa de água superior cheia; Bomba 1 não funciona; Bomba 2 não funciona	1	1	0	<b>0</b>	<b>0</b>

Ao conjunto do bloco combinacional mais o dispositivo de memória, chamamos de lógica seqüencial. Nesta lógica, os estados presentes das saídas não dependem apenas dos estados das entradas, mas também dos estados anteriores do próprio sistema. Para a solução do problema da alternância das bombas de recalque foi identificado que seria então necessário um dispositivo em de memória capaz de armazenar um bit, que é a definição funcional de um flip-flop.

### 3.3 MODELAGEM DO SISTEMA DE CONTROLE ELETRÔNICO

O sistema de controle foi desenvolvido utilizando o conceito de portas lógicas, onde cada porta possui uma lógica a ser seguida previamente determinada por suas respectivas tabelas da verdade. O conceito da tabela verdade com “1” para indicar “ligado” e “0” para indicar “desligado”, foi utilizado para fazer uma analogia ao circuito eletromecânico (Apêndice A) com os contatos normalmente abertos (NA) e



normalmente fechados (NF) para que se tentasse chegar em uma primeira tabela verdade para se modelar o circuito de controle eletrônico com portas lógicas.

Em um primeiro momento, a idéia era montar uma tabela verdade em que substituísse os contatos abertos e fechados, os interruptores (bóias) nos estados aberto e fechado pela lógica da tabela verdade. Fechado seria “1” e aberto seria “0”, criando uma tabela verdade com 11 variáveis, sendo 5 delas representando contatos aberto, 4 delas representando contatos fechados e as outras duas representando bóias de nível.

Mudando o conceito de estado de contatos, abertos ou fechados, para o conceito de analisar o comportamento do circuito, a tabela verdade (Apêndice C) diminuiu o número de variáveis.

O conceito baseia-se em observar o estado do circuito em momentos de acionamento como mostra a Figura 31. Em outras palavras, suponhamos que o circuito eletromecânico esteja no estado inicial, onde uma das bóias de nível está com o contato aberto. Logo nenhum motor de indução está ativado. Em um outro momento as bóias de nível fecham o circuito, então um dos motores é acionado, e para exemplificar digamos que o motor 1 foi acionado. No momento seguinte quando uma das bóias abre o circuito o sistema “memoriza” qual foi o motor utilizado no estado anterior. Com isso, no próximo fechamento do circuito o sistema ativa o motor 2 e assim sucessivamente. Sempre as bóias abrem e fecham o circuito, o sistema memoriza o estado anterior de funcionamento e alterna os motores.

Esse conceito nada mais é que o princípio fundamental do sistema eletromecânico para controle e alternância dos motores de indução.

Como no circuito eletromecânico (APÊNDICE A), digamos que D1 representa a contatora auxiliar, C1 representa a contatora que liga o motor 1, C2 a contatora que liga o motor 2 e B1 a bóia 1 e B2 a bóia 2.

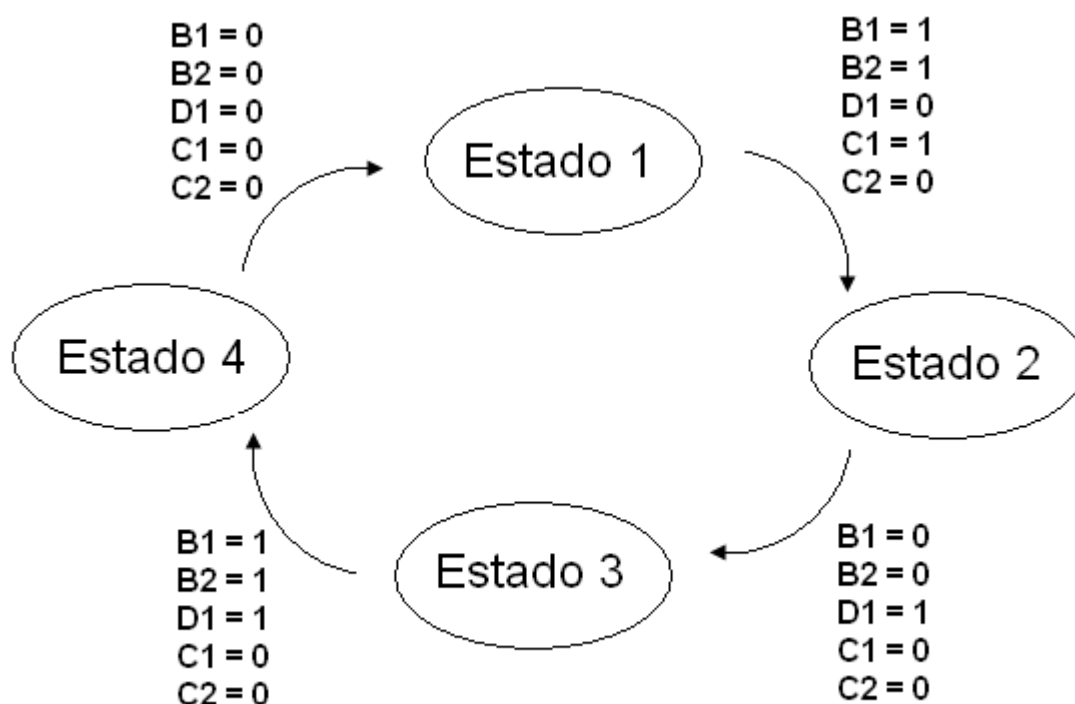


Figura 31 – Máquina de estados.

Tabela 10 - Tabela de estados do circuito eletrônico.

Estado 1	B1=0	B2=0	D1=0	C1=0	C2=0
Estado 2	B1=1	B2=1	D1=0	C1=1	C2=0
Estado 3	B1=0	B2=0	D1=1	C1=0	C2=0
Estado 4	B1=1	B2=1	D1=1	C1=0	C2=1

Legenda: 0 = desligado/aberto; 1 = ligado/fechado

No estado 1, B1 e B2 são fechados e C1 é acionado. No estado 2 existe uma variação. B1 e B2 podem estar ambos abertos como mostrado na tabela 9 ou então um aberto e outro fechado pois, como as bóias são ligadas em série, elas funcionam como a tabela verdade AND (Tabela 1) onde apenas quando as duas bóias estão fechadas (ou seja, nível lógico 1) é mudado o estado da memória. D1 é acionado, funcionando como uma memória para o sistema. No estado 3, B é fechado, D1

continua acionado e C2 é ligado, ficando então ao contrario do estado 1. Quando B é desligado de novo, volta para o estado inicial.

Transformando este resultado em um circuito de portas lógicas, temos o seguinte esquema (Figura 32):

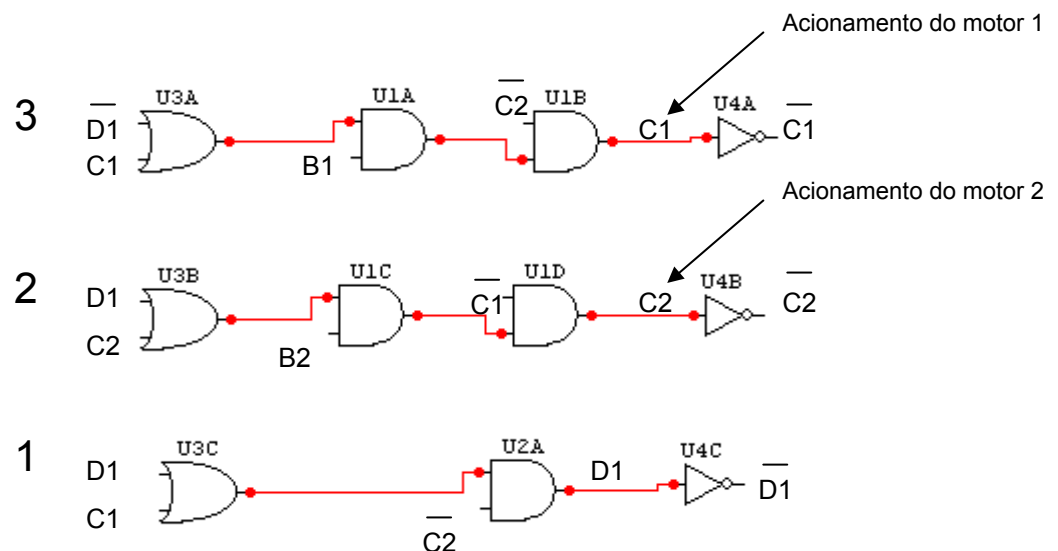


Figura 32 – Circuito de portas lógicas.

Substituindo os valores das entradas das portas lógicas pelos valores da tabela (Tabela 11), e obedecendo a seqüência de estados da mesma, temos que no estado inicial todos os termos são iguais a 0. Logo, analisando circuito de portas lógicas (Figura 32) tem-se que:

- No circuito 1, (OR) 0 ou 0 = 0  $\rightarrow$  (AND) 0 e 1 = 0  $\rightarrow$  (NOT) 0 = 1, então  $\overline{D1} = 1$ .
- No circuito 2, (OR) 0 ou 0 = 0  $\rightarrow$  (AND) 0 e 0 = 0  $\rightarrow$  (AND) 0 e 0 = 0  $\rightarrow$  (NOT) 0 = 1, então  $\overline{C2} = 1$
- No circuito 3, (OR) 1 ou 0 = 1  $\rightarrow$  (AND) 1 e 0 = 0  $\rightarrow$  (AND) 0 e 0 = 0  $\rightarrow$  (NOT) 0 = 1, então  $\overline{C1} = 1$

Logo, pode-se dizer que o sistema realmente está desligado. Passando para o estado 1 (Tabela 9), tem-se que:

- No circuito 1, (OR) 1 ou 1 = 1  $\rightarrow$  (AND) 1 e 1 = 1  $\rightarrow$  (NOT) 1 = 0, então  $\overline{D1} = 0$ .

- No circuito 2, (OR) 1 ou 0 = 1  $\rightarrow$  (AND) 1 e 1 = 1  $\rightarrow$  (AND) 0 e 1 = 0  $\rightarrow$  (NOT) 0 = 1, então C2 = 1
- No circuito 3, (OR) 0 ou 1 = 1  $\rightarrow$  (AND) 1 e 1 = 1  $\rightarrow$  (AND) 1 e 1 = 1  $\rightarrow$  (NOT) 1 = 0, então C1 = 0

Logo, pode-se dizer que o motor 1 está realmente acionado. Passando para o estado 2 (Tabela 9), tem-se que:

- No circuito 1, (OR) 1 ou 0 = 1  $\rightarrow$  (AND) 0 e 0 = 0  $\rightarrow$  (NOT) 0 = 1, então D1 = 1.
- No circuito 2, (OR) 0 ou 0 = 0  $\rightarrow$  (AND) 0 e 0 = 0  $\rightarrow$  (AND) 1 e 0 = 0  $\rightarrow$  (NOT) 0 = 1, então C2 = 1
- No circuito 3, (OR) 1 ou 0 = 1  $\rightarrow$  (AND) 1 e 0 = 0  $\rightarrow$  (AND) 0 e 1 = 0  $\rightarrow$  (NOT) 0 = 1, então C1 = 1

Pode-se dizer então que nenhum motor está funcionando, e que ele está em um estado de memória, pois D1 = 1. Passando para o estado 3 (Tabela 9), tem-se que:

- No circuito 1, (OR) 0 ou 0 = 0  $\rightarrow$  (AND) 0 e 0 = 0  $\rightarrow$  (NOT) 0 = 1, então D1 = 1.
- No circuito 2, (OR) 0 ou 1 = 1  $\rightarrow$  (AND) 1 e 1 = 1  $\rightarrow$  (AND) 1 e 1 = 1  $\rightarrow$  (NOT) 1 = 0, então C2 = 0
- No circuito 3, (OR) 1 ou 0 = 1  $\rightarrow$  (AND) 1 e 1 = 1  $\rightarrow$  (AND) 0 e 1 = 0  $\rightarrow$  (NOT) 0 = 1, então C1 = 1

Logo, pode-se dizer que o motor 2 está realmente acionado. O próximo estado será igual ao estado inicial, assim, voltando à originalidade do sistema.

Comparando a tabela de estados (Tabela 11) com a tabela 10, vemos que todos os estados contidos na tabela 11 estão na tabela 10 onde B1 = Bóia 1, B2 = Bóia 2, D1 = Memória, C1 = Bomba 1 e C2 = Bomba 2. Então o circuito que foi criado é a de um *flip-flop*.

Com o *flip-flop* JK (Figura 19) tem-se o que o circuito (Figura 32) se propõe a fazer. Com as entradas J e K no nível lógico 1 e as bóias ligadas em série

chaveando o clock, tem-se o resultados de suas portas uma comutação (Tabela 7).  
As saídas  $Q$  e  $\bar{Q}$  se alternam.

### 3.4 IMPLEMENTAÇÃO DO SISTEMA

O sistema foi implementado com os seguintes componentes (ANEXO A):

- 74LS00N (Circuito Integrado NAND)
- 74LS04N (Circuito Integrado NOT)
- 74LS08N (Circuito Integrado AND)
- 74LS10N (Circuito Integrado NAND 3 entradas)
- 74LS74N (Circuito Integrado *Flip-Flop D*)
- 74LS86AN (Circuito Integrado XOR)
- BC547C (Transistor NPN)
- Relé de 5v

Como o sistema precisava de um *flip-flop* JK devido ao estado de comutação através do clock (Tabela 7), foi desenvolvido um *flip-flop* JK com um *flip-flop* D. Como o *flip-flop* D possui a entrada K com inversor, a tabela da nunca poderia ter o estado de comutação, que é preciso no projeto. A conversão de JK para D seguiu o seguinte esquema (Figura 33):

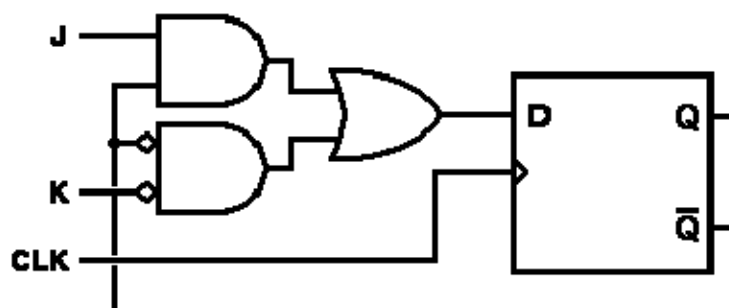


Figura 33 – Flip-flop D convertido em flip-flop JK

O programa usada para fazer as simulações foi o MultSim da National instruments e todos os resultados foram satisfatórios (APÊNDICE B).

O transistor foi usado para poder fazer uma amplificação na saída porque a tensão de saída na portas dos circuitos integrados, a tensão era de 4,48 V não acionando o relé eletrônico de 5 V que serve para acionar as bobina das contadoras. Então foi colocada uma tensão de 12V e não de 5V (devido às perdas da transcondutância do transistor) no emissor-coletor to transistor NPN BC547 e foi reduzido para 5 V no relé com duas resistências de 120Ω em paralelo mais uma de 10 Ω.

Para chegar ao valor de 5V para a alimentação do rele, primeiramente foi obtida a corrente do circuito apenas com o relé e a tensão de 5V, foi medida então a corrente com o multímetro obtendo uma corrente de 0,094A. Com esta corrente, se obteve a real resistência do rele que foi de 53Ω:

$$(V = R \times I \rightarrow 5v = R \times 0,094A \rightarrow R = 53,19 \Omega) \quad (3.1)$$

Com isso, foi feito o calculo da resistência a ser colocada no circuito para obter 5v no relé. Então, para obtermos isto temos:

$$R = (12v - 0,094A \times 53\Omega) / 0,094A \rightarrow R = 74,65 \Omega. \quad (3.2)$$

Então se chega ao valor teórico da resistência para ser colocada no circuito. Devido às perdas que existem nos componentes a resistência real gira em torno de 65 à 70 Ω.

Na Figura 32 é mostrado o circuito eletrônico montado com os dois relés para o acionamento das contadoras e na Figura 33 o circuito completo com a contadoras e 6 lâmpadas dispostas em dois trios para simbolizar o acionamento de cada umas das duas bombas de recalque trifásicas.

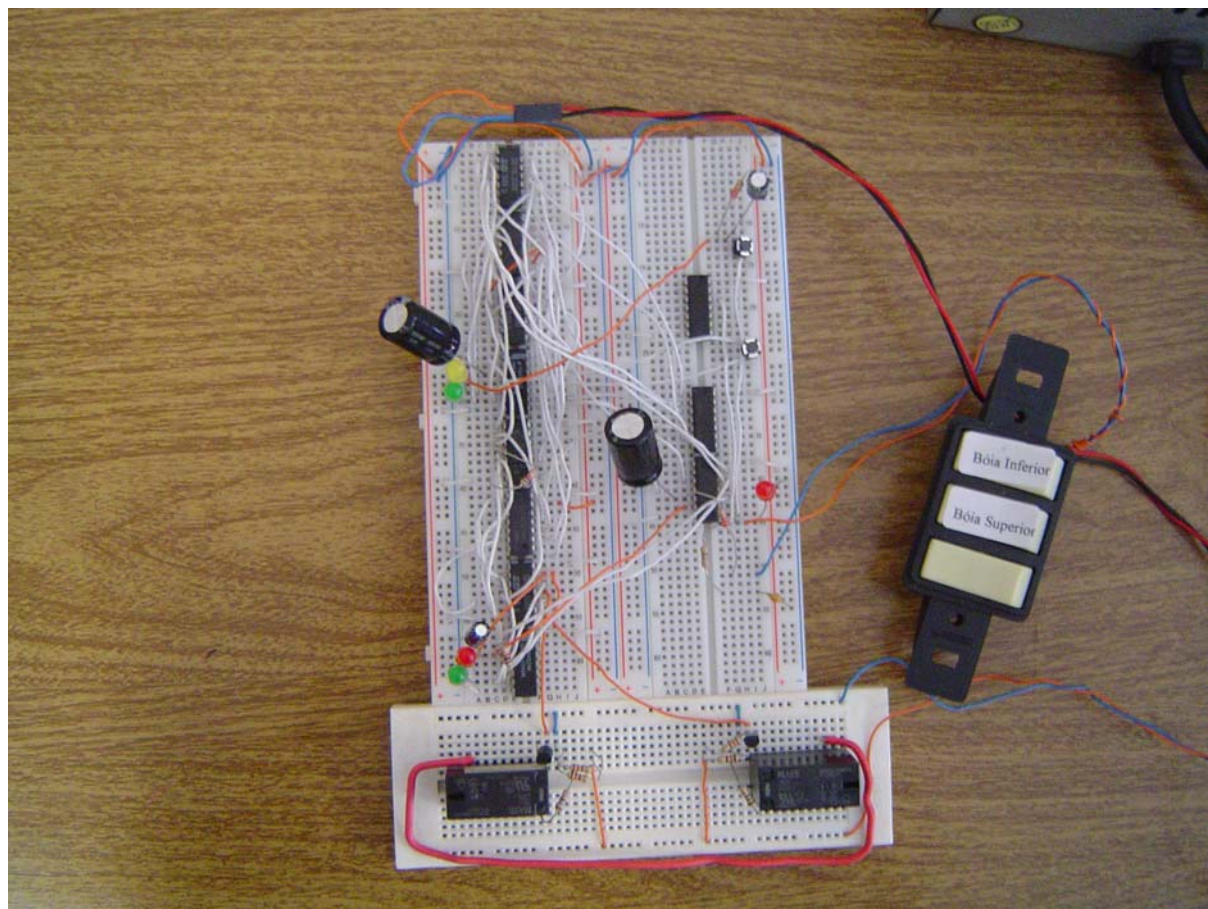


Figura 32 – Circuito eletrônico

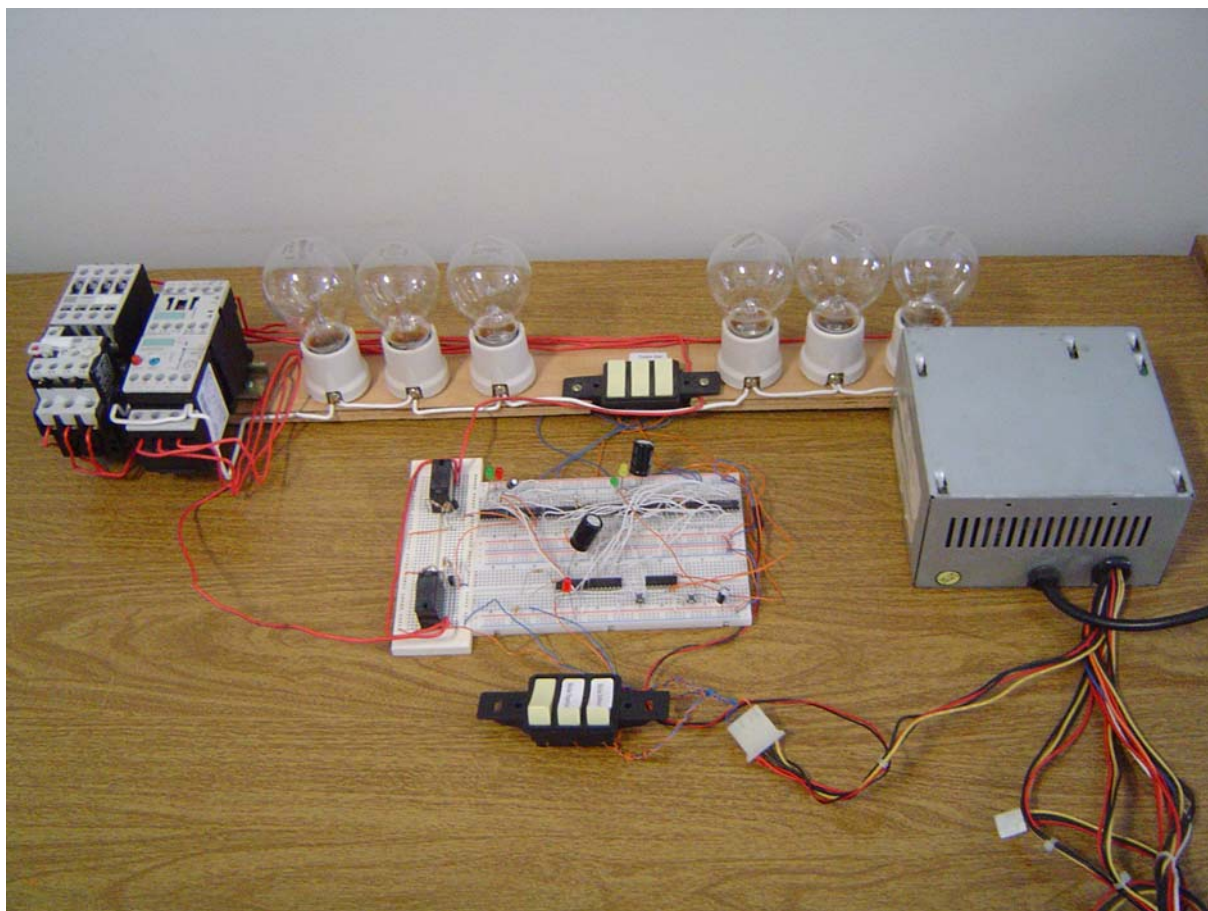


Figura 33 – Circuito eletrônico e contatora



## **CAPÍTULO 4 – CONCLUSÃO**

O sistema eletrônico de controle e alternância automática para dois motores de indução se apresentou como uma possível solução (pelo fato de ser um protótipo) para o controle de duas bombas de recalque, pois os resultados obtido nos testes foram satisfatórios.

Ele funcionou da mesma maneira que o sistema eletromecânico, acionando alternadamente as contadoras, assim, acionando as bombas de recalque. O sistema apresenta uma grande vantagem quanto ao custo dos materiais para sua implementação, em relação ao eletromecânico, sendo 50% mais barato, além de proporcionar uma melhor interação com o usuário, identificando o que está sendo acionado no momento.

A opção da utilização dos circuitos TTL LS (ANEXO A) é devido ao baixo consumo e a velocidade de resposta. Uma aplicação importante dos TTL Schottky é nos computadores digitais. A velocidade dos computadores depende da rapidez com que seus diodos e transistores conseguem ligar/desligar. Como no diodo Schottky não há corrente reversa, ele tornou-se a peça fundamental da família lógica TTL Schottky de baixa potência.

No mercado existem alguns quadros de comando para bombas de recalque. Durante o estágio na CDEL – Caetano Dantas Engenharia LTDA e durante a pesquisa deste projeto, não foi visto nenhum quadro com esse conceito de memória para alternância.

O projeto foi desenvolvido com êxito em tanto na parte eletromecânica do circuito quanto na eletrônica. Quanto ao circuito eletromecânico, ele já se encontra em perfeito funcionamento em prédios comerciais e em um prédio residencial no setor Sudoeste.

### **4.1 DIFICULDADES ENCONTRADAS**

A realização do projeto obteve algumas dificuldades, principalmente no tocante a falta de componentes eletrônicos em nossa cidade, Brasília. Outra dificuldade foi encontrar uma contadora que acionasse com 12V para que o circuito

se tornasse mais compacto, sem a necessidade do acionamento das contadoras em 220V.

Um circuito simulado (Apêndice B) em programas de simulação como o MultSim nos dá a vantagem de testar um circuito criado por nós sem a necessidade de ter um laboratório e os componentes em um primeiro momento. Mas quando é feita a implementação física, geralmente há muita diferença nos componentes pois a simulação apenas mostra se a lógica seqüencial do circuito está correta.

Com isso, muitos testes com componentes (resistores e capacitores) foram feitos até chegar em um valor ideal.

## 4.2 PROBLEMAS ADVERSOS

O sistema eletrônico de controle e alternância para dois motores de indução possui algumas proteções para que os motores não se danifiquem devido a problemas adversos. O sistema possui em seu circuito eletrônico uma proteção de falta de fase. Se uma das três fases que ligam o motor vier a faltar, o sistema automaticamente corta o funcionamento do motor e acende uma luz de advertência para mostrar que uma das fases está desligada, evitando que o motor ele se estrague.

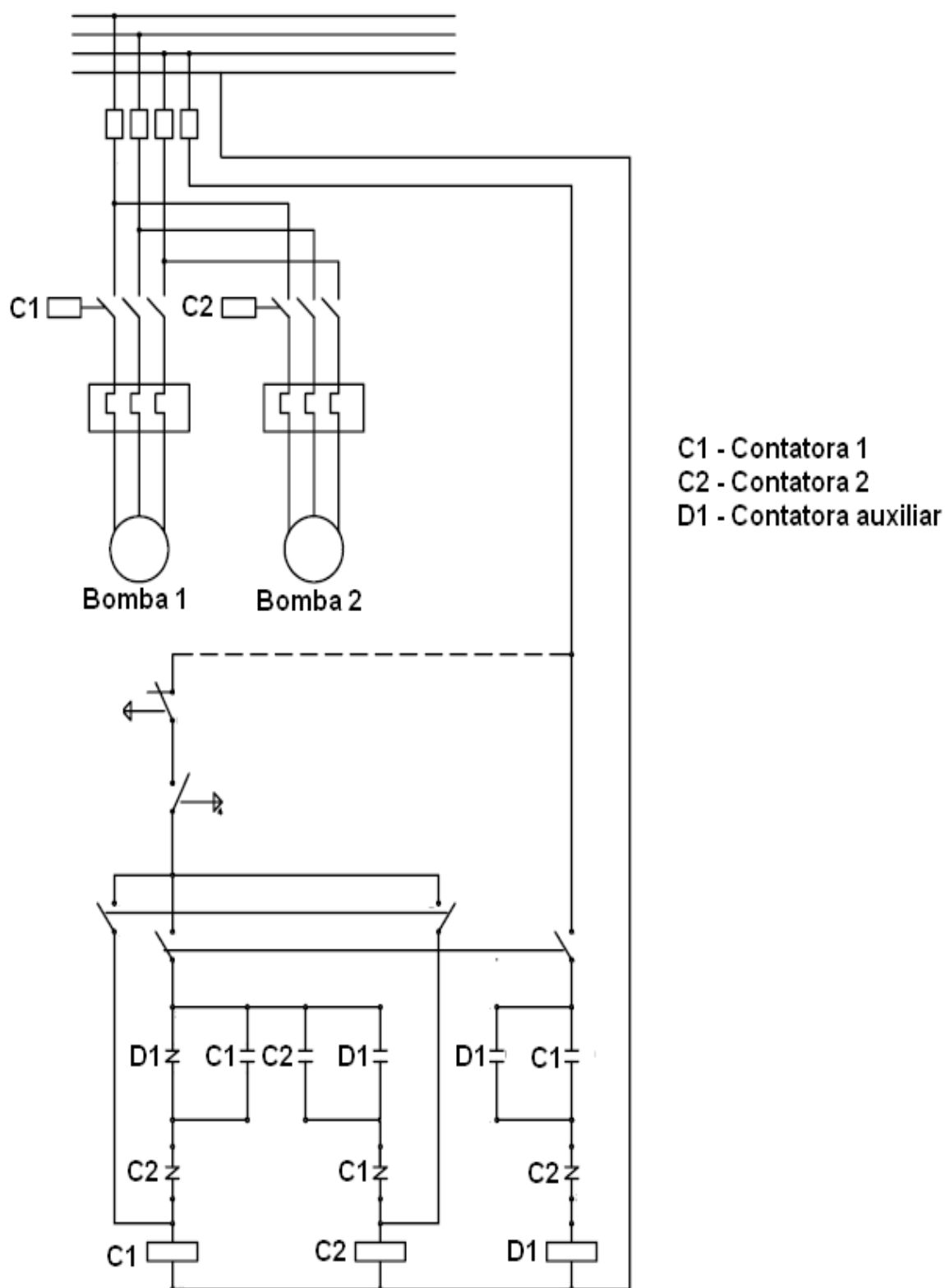
Outra proteção é o rele de sobrecarga, evitando que por alguma anomalia na como por exemplo uma maior corrente no circuito, o motor também se estrague. Outro problema adverso que pode vir a acontecer é com relação às bóias nas caixas de água. Com o enchimento das caixas de água, as bóias podem vir a sofrer alguma turbulência por causa da água, e assim, fazendo o sistema ligar e desligar repentinamente. Para evitar este tipo de problema, foi colocado capacitores no circuito para evitar o repique nos interruptores.

## 4.3 FUTUROS PROJETOS

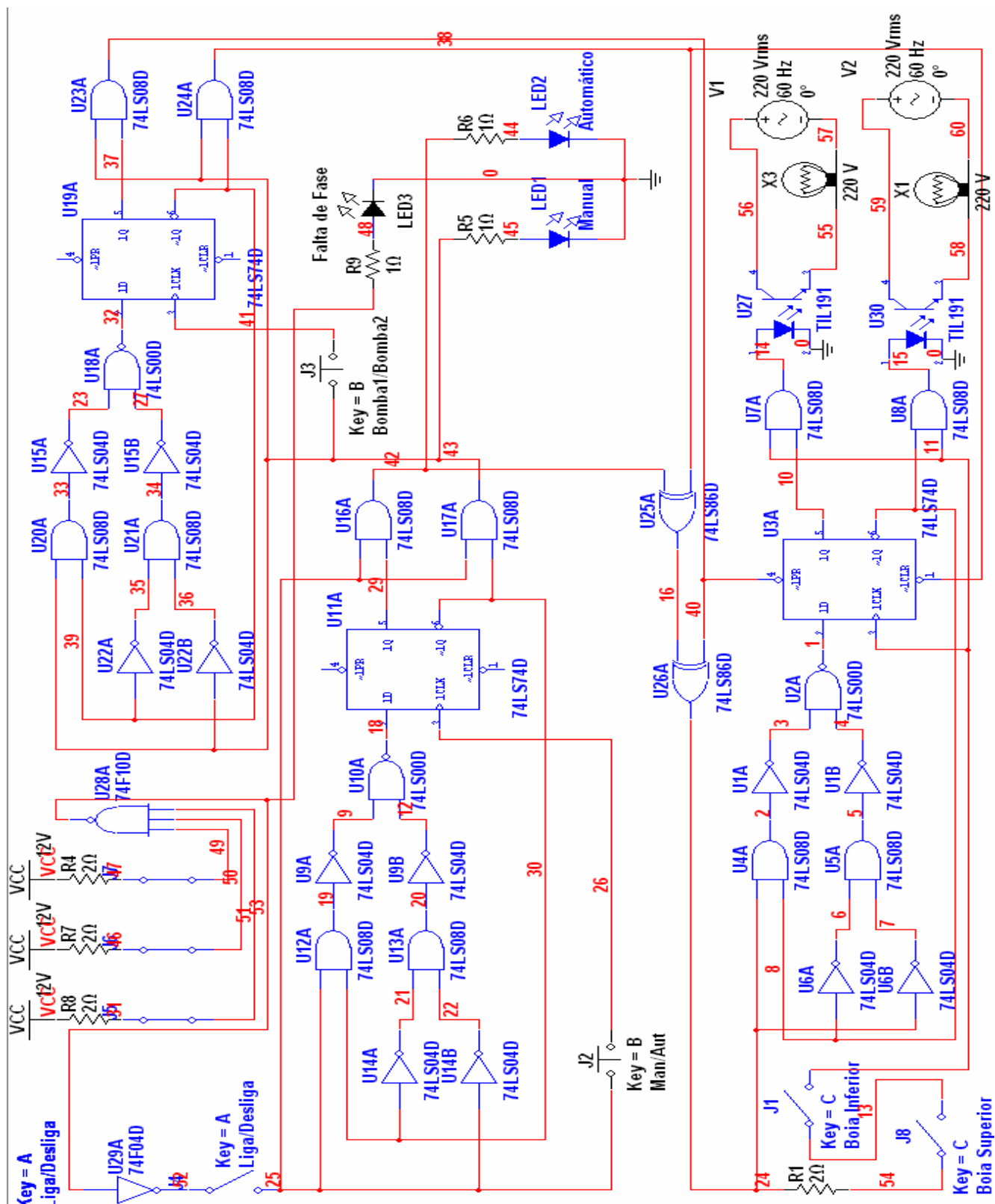
São sugeridas as seguintes melhorias:

- Desenvolvimento de um módulo para interação com o computador;
- Desenvolvimento de um sistema de supervisão melhor;
- Desenvolvimento de um *software* para o presente projeto ser monitorado via computador;
- Melhora no circuito de força fazendo um circuito totalmente eletrônico;

## APÊNDICE A – CIRCUITO ELETROMECAÂNICO



## APÊNDICE B – CIRCUITO ELETRÔNICO



## APÊNDICE C- TABELA VERDADE

Usando a convenção para:

- Automático: 0 – Desligada ; 1 – Ligada
- Manual: 0 – Desligada ; 1 – Ligada
- Liga Bomba 1: 0 – Desligada ; 1 – Ligada
- Liga Bomba 2: 0 – Desligada ; 1 – Ligada
- Bóia 1: 0 – Caixa de água vazia ; 1 – Caixa de água cheia
- Bóia 2: 0 – Caixa de água cheia ; 1 – Caixa de água vazia
- Bomba 1: 0 – Desligada ; 1 – Ligada
- Bomba 2: 0 – Desligada ; 1 – Ligada

Linha	Automático	Manual	Liga Bomba 1	Liga Bomba 2	Memória	Bóia 1	Bóia 2	Bomba 1	Bomba 2
0	0	0	0	0	0	0	0	*	*
1	0	0	0	0	0	0	1	*	*
2	0	0	0	0	0	1	0	*	*
3	0	0	0	0	0	1	1	*	*
4	0	0	0	0	1	0	0	*	*
5	0	0	0	0	1	0	1	*	*
6	0	0	0	0	1	1	0	*	*
7	0	0	0	0	1	1	1	*	*
8	0	0	0	1	0	0	0	*	*
9	0	0	0	1	0	0	1	*	*
10	0	0	0	1	0	1	0	*	*
11	0	0	0	1	0	1	1	*	*
12	0	0	0	1	1	0	0	*	*
13	0	0	0	1	1	0	1	*	*
14	0	0	0	1	1	1	0	*	*
15	0	0	0	1	1	1	1	*	*
16	0	0	1	0	0	0	0	*	*
17	0	0	1	0	0	0	1	*	*
18	0	0	1	0	0	1	0	*	*
19	0	0	1	0	0	1	1	*	*
20	0	0	1	0	1	0	0	*	*
21	0	0	1	0	1	0	1	*	*

22	0	0	1	0	1	1	0	*	*
23	0	0	1	0	1	1	1	*	*
24	0	0	1	1	0	0	0	*	*
25	0	0	1	1	0	0	1	*	*
26	0	0	1	1	0	1	0	*	*
27	0	0	1	1	0	1	1	*	*
28	0	0	1	1	1	0	0	*	*
29	0	0	1	1	1	0	1	*	*
30	0	0	1	1	1	1	0	*	*
31	0	0	1	1	1	1	1	*	*
32	0	1	0	0	0	0	0	*	*
33	0	1	0	0	0	0	1	*	*
34	0	1	0	0	0	1	0	*	*
35	0	1	0	0	0	1	1	*	*
36	0	1	0	0	1	0	0	*	*
37	0	1	0	0	1	0	1	*	*
38	0	1	0	0	1	1	0	*	*
39	0	1	0	0	1	1	1	*	*
40	0	1	0	1	0	0	0	0	0
41	0	1	0	1	0	0	1	0	0
42	0	1	0	1	0	1	0	0	0
43	0	1	0	1	0	1	1	0	0
44	0	1	0	1	1	0	0	*	*
45	0	1	0	1	1	0	1	*	*
46	0	1	0	1	1	1	0	*	*
47	0	1	0	1	1	1	1	*	*
48	0	1	1	0	0	0	0	0	0
49	0	1	1	0	0	0	1	0	0
50	0	1	1	0	0	1	0	0	0
51	0	1	1	0	0	1	1	1	1
52	0	1	1	0	1	0	0	*	*
53	0	1	1	0	1	0	1	*	*
54	0	1	1	0	1	1	0	*	*
55	0	1	1	0	1	1	1	*	*
56	0	1	1	1	0	0	0	*	*
57	0	1	1	1	0	0	1	*	*
58	0	1	1	1	0	1	0	*	*
59	0	1	1	1	0	1	1	*	*
60	0	1	1	1	1	0	0	*	*
61	0	1	1	1	1	0	1	*	*

62	0	1	1	1	1	1	0	*	*
63	0	1	1	1	1	1	1	*	*
64	1	0	0	0	0	0	0	0	0
65	1	0	0	0	0	0	1	0	0
66	1	0	0	0	0	1	0	0	0
67	1	0	0	0	0	1	1	1	0
68	1	0	0	0	1	0	0	0	0
69	1	0	0	0	1	0	1	0	0
70	1	0	0	0	1	1	0	0	0
71	1	0	0	0	1	1	1	0	1
72	1	0	0	1	0	0	0	*	*
73	1	0	0	1	0	0	1	*	*
74	1	0	0	1	0	1	0	*	*
75	1	0	0	1	0	1	1	*	*
76	1	0	0	1	1	0	0	*	*
77	1	0	0	1	1	0	1	*	*
78	1	0	0	1	1	1	0	*	*
79	1	0	0	1	1	1	1	*	*
80	1	0	1	0	0	0	0	*	*
81	1	0	1	0	0	0	1	*	*
82	1	0	1	0	0	1	0	*	*
83	1	0	1	0	0	1	1	*	*
84	1	0	1	0	1	0	0	*	*
85	1	0	1	0	1	0	1	*	*
86	1	0	1	0	1	1	0	*	*
87	1	0	1	0	1	1	1	*	*
88	1	0	1	1	0	0	0	*	*
89	1	0	1	1	0	0	1	*	*
90	1	0	1	1	0	1	0	*	*
91	1	0	1	1	0	1	1	*	*
92	1	0	1	1	1	0	0	*	*
93	1	0	1	1	1	0	1	*	*
94	1	0	1	1	1	1	0	*	*
95	1	0	1	1	1	1	1	*	*
96	1	1	0	0	0	0	0	*	*
97	1	1	0	0	0	0	1	*	*
98	1	1	0	0	0	1	0	*	*
99	1	1	0	0	0	1	1	*	*
100	1	1	0	0	1	0	0	*	*
101	1	1	0	0	1	0	1	*	*





## APÊNDICE D – MAPAS DE KARNAUGH

### MAPA DE KARNAUGH BOMBA1

Automático Manual Liga Bomba \ Liga Bomba Memória Boia 1 Boia 2	0000	0001	0011	0010	0110	0111	0101	0100	1100	1101	1111	1110	1010	1011	1001	1000
000	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
001	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
011	0	0	1	0	*	*	*	*	*	*	*	*	*	*	*	*
010	*	*	*	*	*	*	*	*	*	*	*	*	0	0	0	0
110	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
111	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
101	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
100	0	0	1	0	0	0	0	0	*	*	*	*	*	*	*	*

### MAPA DE KARNAUGH BOMBA 2

Automático Manual Liga Bomba \ Liga Bomba Memória Bóia 1 Bóia 2	0000	0001	0011	0010	0110	0111	0101	0100	1100	1101	1111	1110	1010	1011	1001	1000
000	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
001	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
011	0	0	1	0	*	*	*	*	*	*	*	*	*	*	*	*
010	*	*	*	*	*	*	*	*	*	*	*	*	0	0	0	0
110	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
111	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
101	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
100	0	0	0	0	0	1	0	0	*	*	*	*	*	*	*	*

## ANEXO A – CIRCUITOS INTEGRADOS

Grupo de componentes extremamente pequenos formados dentro ou sobre, um pedaço de material semicondutor e adequadamente conectados para resultar um circuito completo. É um circuito de estado sólido e não um componente individual como o diodo ou o transistor.

### FAMÍLIA TTL

TTL foi criada pela Texas Instruments, em suas séries:

- 54 - segue especificações militares
- 74 - para uso geral

Os CI's da família TTL exigem para alimentação uma tensão de 5Vcc, sendo que os digitais reconhecem como nível lógico 0, níveis de tensão de 0 a 0,8 Vcc e para nível lógico 1, a tensão deve ser superior a 2Vcc, nos valores intermediários o componente ficará indeciso e tal situação deve ser evitada, uma vez que pode prejudicar o funcionamento do circuito lógico.

Outra característica dos CI's desta família para aplicações digitais, é que o CI ao ser alimentado, e não houver sinal de entrada, ou seja, nível digital 0, a saída assume nível alto, ou seja nível lógico 1.

Nesta família há 'sub-famílias', identificadas por siglas colocadas entre o 74 e o número final que identifica o componente; de uma sub-família para outra, as funções do circuito integrado são as mesmas, mas variam a velocidade e a corrente consumida, são:

-74L - Low power (baixa potência ). Ex: 74L04, 74L90

-74LS - Low power Schottk . Ex: 74LS04 , 74LS90

74S - Schottky. Ex: 74S04, 74S90

A tecnologia Schottky inclui diodos e transistor especiais que proporcionam maior velocidade de propagação do sinal.

## REFERÊNCIAS BIBLIOGRÁFICAS

COTRIM, Ademaro A. M. B. Instalações Elétricas. 2. ed São Paulo: McGrawHill do Brasil, 1982.

GRAY, Paul E. Eletrônica Física e Modelos de Circuito de Transistores São Paulo: Ed. Da Universidade de São Paulo, 1973.

KRUG, Margrit Reni. Projeto de um Editor Gráfico Para Sistemas Digitais em nível de Portas Lógicas: São Leopoldo, 1997

LEAL, Reginaldo P. Eletrônica Digital Segundo – Universidade de Pernambuco Departamento de Engenharia Elétrica Disponível em:  
<[http://www.fortunecity.com/bally/donegal/89/digi\\_aula14\\_05\\_2.htm](http://www.fortunecity.com/bally/donegal/89/digi_aula14_05_2.htm)>. Acesso em: 17 jan. 2008.

TAUB, Herbert. Eletrônica Digital São Paulo: Ed. McGraw-Hill do Brasil, 1982.

SEDRA, Adel S. Microeletrônica. 4. Ed. São Paulo: Ed. Pearson Makron Books, 2005.